

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-196737

(43)Date of publication of application : 12.07.2002

(51)Int.Cl.

G09G 5/00

G09G 5/391

H04N 7/01

(21)Application number : 2000-395873 (71)Applicant : SONY CORP

(22)Date of filing : 26.12.2000 (72)Inventor : KONDO TETSUJIRO
TATSUHIRA YASUSHI
MORIMURA TAKUO
ASAKURA NOBUYUKI
NIITSUMA WATARU
HIRAIZUMI HIROSHI
AYADA TAKAHIDE

(54) INFORMATION SIGNAL PROCESSOR, INFORMATION SIGNAL PROCESSING METHOD, IMAGE SIGNAL PROCESSOR AND IMAGE DISPLAY DEVICE USING THE SAME AS WELL AS COEFFICIENT SPECIES DATA FORMER USED FOR THE SAME AND FORMING METHOD AS WELL AS INFORMATION PROVISION MEDIUM AND TELEVISION RECEIVER

(57)Abstract:

PROBLEM TO BE SOLVED: To eliminate the need for a memory which keeps storing a large amount of coefficient data in performing conversion to various formats or sizes.

SOLUTION: An input signal V_{in} is converted to an output image signal V_{out} (1080i signal, VGA signal, etc., or 525i signal for obtaining the display images varying in magnifications) by an image signal processing section 110. Class codes CL are obtained from the data on the taps corresponding to the respective pixels (target pixels) within the unit pixel blocks constituting V_{out} selectively fetched from V_{in} are obtained. The coefficient species data and coefficient data on the respective classes used in calculating the data of the target pixels are formed in accordance with the

phase information h and v of the target pixels generated in a phase information generating circuit 139 is formed in a coefficient forming circuit 136. The data on the target pixels is operated by using an estimation equation from the data xi of the taps corresponding to the target pixels and the coefficient data with read out by the class codes CL from the memory 134.

LEGAL STATUS

[Date of request for examination] 20.02.2007

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

CLAIMS

[Claim(s)]

[Claim 1] A conversion information input means to be the information signal processor which changes the 1st information signal which consists of two or more information data into the 2nd information signal which consists of two or more information data, and to input a format or the conversion information on size, A signal transduction means to change into the topology of the observing point concerning the 2nd information signal of the above the above-mentioned conversion information that it was inputted with the above-mentioned conversion information input means, 1st memory means by which the multiplier kind data which are generation-type multiplier data which makes a parameter the above-mentioned topology for generating presumed-type multiplier data were memorized, It is generated by the above-mentioned generation type using the topology of the above-mentioned observing point changed and acquired with the multiplier kind data and the above-mentioned signal

transduction means which are memorized by the memory means of the above 1st. A multiplier data generating means to generate the above-mentioned presumed-type multiplier data corresponding to the topology of the above-mentioned observing point, The 1st data selection means which chooses from the 1st information signal of the above two or more 1st information data located around the observing point concerning the 2nd information signal of the above, The information signal processor characterized by having an operation means to compute and obtain the information data of the above-mentioned observing point from the above-mentioned multiplier data generated with the above-mentioned multiplier data generating means, and the 1st information data of the above-mentioned plurality chosen with the data selection means of the above 1st using the above-mentioned presumed type.

[Claim 2] The 2nd data selection means which chooses from the 1st information signal of the above two or more 2nd information data located around the observing point concerning the 2nd information signal of the above, Based on the information data of the above 2nd chosen with the data selection means of the above 2nd, it has further a class detection means to detect the class to which the above-mentioned observing point belongs. For the memory means of the above 1st The above-mentioned multiplier kind data which are detected with the above-mentioned class detection means and which were beforehand called for for every class are memorized. The above-mentioned multiplier data generating means The information signal processor according to claim 1 characterized by generating the above-mentioned presumed-type multiplier data corresponding to the topology of the class detected with the above-mentioned class detection means, and the above-mentioned observing point.

[Claim 3] The topology of the above-mentioned observing point changed and acquired with the multiplier kind data and the above-mentioned signal transduction means which are memorized by the memory means of the above 1st is used for the above-mentioned multiplier data generating means. By the above-mentioned generation type A multiplier data generation means detected with the above-mentioned class detection means to generate above-mentioned presumed-type multiplier data for every class, The 2nd memory means which memorizes the above-mentioned presumed-type multiplier data in each class generated with the above-mentioned multiplier data generation means, The information signal processor according to claim 2 characterized by coming to have a multiplier data read-out means to read and output the above-mentioned presumed-type multiplier data corresponding to the class detected with the above-mentioned class detection means from the memory means of the above 2nd.

[Claim 4] The information signal processor according to claim 1 carried out [having further an addition means to ask for total of the above-mentioned presumed-type multiplier data generated with the above-mentioned multiplier data generating means, and a normalization means to do the division of the information data of the above-

mentioned observing point acquired with the above-mentioned operation means, and to normalize them by the above-mentioned total, and] as the description.

[Claim 5] A conversion information input means to be the picture signal processor which changes the 1st picture signal which consists of two or more pixel data into the 2nd picture signal which consists of two or more pixel data, and to input a format or the conversion information on size, A signal transduction means to change into the topology of the attention pixel concerning the 2nd picture signal of the above the above-mentioned conversion information that it was inputted with the above-mentioned conversion information input means, A memory means by which the multiplier kind data which are generation-type multiplier data which makes a parameter the above-mentioned topology for generating presumed-type multiplier data were memorized, It is generated by the above-mentioned generation type using the topology of the above-mentioned attention pixel changed and obtained with the multiplier kind data and the above-mentioned signal transduction means which are memorized by the above-mentioned memory means. A multiplier data generating means to generate the above-mentioned presumed-type multiplier data corresponding to the topology of the above-mentioned attention pixel, A data selection means to choose from the 1st picture signal of the above two or more pixel data located around the attention pixel concerning the 2nd picture signal of the above, The picture signal processor characterized by having an operation means to compute and obtain the pixel data of the above-mentioned attention pixel from the above-mentioned multiplier data generated with the above-mentioned multiplier data generating means, and two or more above-mentioned pixel data chosen with the above-mentioned data selection means using the above-mentioned presumed type.

[Claim 6] A picture signal input means to input the 1st picture signal which consists of two or more pixel data, A picture signal processing means to change and output the 1st picture signal of the above inputted from the above-mentioned picture signal input means to the 2nd picture signal which consists of two or more pixel data, An image display means to display the image by the 2nd picture signal of the above outputted from the above-mentioned picture signal processing means on an image display component, It comes to have a conversion information input means to input the conversion information corresponding to the format or size of an image displayed on the above-mentioned image display component. The above-mentioned picture signal processing means A signal transduction means to change into the topology of the attention pixel concerning the 2nd picture signal of the above the above-mentioned conversion information that it was inputted with the above-mentioned conversion information input means, 1st memory means by which the multiplier kind data which are generation-type multiplier data which makes a parameter the above-mentioned topology for generating presumed-type multiplier data were memorized, It is generated by the above-mentioned generation type using the topology of the above-mentioned attention pixel changed and obtained with the multiplier kind data

and the above-mentioned signal transduction means which are memorized by the memory means of the above 1st. A multiplier data generating means to generate the above-mentioned presumed-type multiplier data corresponding to the topology of the above-mentioned attention pixel, The 1st data selection means which chooses from the 1st picture signal of the above two or more 1st pixel data located around the attention pixel concerning the 2nd picture signal of the above, The image display device characterized by having an operation means to compute and obtain the pixel data of the above-mentioned attention pixel from the above-mentioned multiplier data generated with the above-mentioned multiplier data generating means, and the 1st pixel data of the above-mentioned plurality chosen with the data selection means of the above 1st using the above-mentioned presumed type.

[Claim 7] The 2nd data selection means which chooses from the 1st picture signal of the above two or more 2nd pixel data located around the attention pixel concerning the 2nd picture signal of the above, Based on the pixel data of the above 2nd chosen with the data selection means of the above 2nd, it has further a class detection means to detect the class to which the above-mentioned attention pixel belongs. For the memory means of the above 1st The above-mentioned multiplier kind data which are detected with the above-mentioned class detection means and which were beforehand called for for every class are memorized. The above-mentioned multiplier data generating means The image display device according to claim 6 characterized by generating the above-mentioned presumed-type multiplier data corresponding to the topology of the class detected with the above-mentioned class detection means, and the above-mentioned attention pixel.

[Claim 8] The topology of the above-mentioned attention pixel changed and obtained with the multiplier kind data and the above-mentioned signal transduction means which are memorized by the memory means of the above 1st is used for the above-mentioned multiplier data generating means. By the above-mentioned generation type A multiplier data generation means detected with the above-mentioned class detection means to generate above-mentioned presumed-type multiplier data for every class, The 2nd memory means which memorizes the above-mentioned presumed-type multiplier data in each class generated with the above-mentioned multiplier data generation means, The image display device according to claim 7 characterized by coming to have a multiplier data read-out means to read and output the above-mentioned presumed-type multiplier data corresponding to the class detected with the above-mentioned class detection means from the memory means of the above 2nd.

[Claim 9] The image display device according to claim 6 carried out [having further an addition means to ask for total of the above-mentioned presumed-type multiplier data generated with the above-mentioned multiplier data generating means, and a normalization means to do the division of the pixel data of the above-mentioned attention pixel obtained with the above-mentioned operation means, and to normalize

them by the above-mentioned total, and] as the description.

[Claim 10] The 1st step which is the information signal art which changes the 1st information signal which consists of two or more information data into the 2nd information signal which consists of two or more information data, and inputs a format or the conversion information on size, The 2nd step which changes into the topology of the observing point concerning the 2nd information signal of the above the above-mentioned conversion information that it was inputted at the 1st step of the above, The multiplier kind data which are generation-type multiplier data which generate presumed-type multiplier data, and which makes the above-mentioned topology a parameter, and the topology of the above-mentioned observing point changed and acquired at the 2nd step of the above are used. By the above-mentioned generation type The 3rd step which generates the above-mentioned presumed-type multiplier data corresponding to the topology of the above-mentioned observing point, The 4th step which chooses from the 1st information signal of the above two or more 1st information data located around the observing point concerning the 2nd information signal of the above, The information signal art characterized by having the 5th step which computes and obtains the information data of the above-mentioned observing point from the above-mentioned multiplier data generated at the 3rd step of the above, and the 1st information data of the above-mentioned plurality chosen at the 4th step of the above using the above-mentioned presumed type.

[Claim 11] The 6th step which chooses from the 1st information signal of the above two or more 2nd information data located around the observing point concerning the 2nd information signal of the above, It has further the 7th step which detects the class to which the above-mentioned observing point belongs based on the 2nd information data of the above-mentioned plurality chosen at the 6th step of the above. At the 3rd step of the above The information signal art according to claim 10 characterized by generating the above-mentioned presumed-type multiplier data corresponding to the topology of the class detected at the 7th step of the above, and the above-mentioned observing point.

[Claim 12] The topology of the above-mentioned observing point changed and acquired at the multiplier kind data and the 2nd step of the above which are generation-type multiplier data for generating the presumed-type multiplier data which are detected at the 7th step of the above, and which were beforehand called for for every class is used for the 3rd step of the above. By the above-mentioned generation type The step which generates above-mentioned presumed-type multiplier data for every above-mentioned class, and the step which memorizes the above-mentioned presumed-type multiplier data in each class by which generation was carried out [above-mentioned] for a memory means, The information signal art according to claim 11 characterized by having the step which reads and outputs the above-mentioned presumed-type multiplier data corresponding to the class detected at the 7th step of the above from the above-mentioned memory means.

[Claim 13] The information signal art according to claim 10 characterized by to have further the 9th step which does the division of the information data of the above-mentioned observing point acquired at the 8th step which asks for total of the above-mentioned presumed-type multiplier data generated at the 3rd step of the above, and the 5th step of the above, and normalizes them by the above-mentioned total asked at the 8th step of the above.

[Claim 14] In order to change the 1st information signal which consists of two or more information data into the 2nd information signal which consists of two or more information data The 1st step which inputs a format or the conversion information on size, The 2nd step which changes into the topology of the observing point concerning the 2nd information signal of the above the above-mentioned conversion information that it was inputted at the 1st step of the above, The multiplier kind data which are generation-type multiplier data which makes a parameter the above-mentioned topology for generating presumed-type multiplier data, and the topology of the above-mentioned observing point changed and acquired at the 2nd step of the above are used. By the above-mentioned generation type The 3rd step which generates the above-mentioned presumed-type multiplier data corresponding to the topology of the above-mentioned observing point, The 4th step which chooses from the 1st information signal of the above two or more 1st information data located around the observing point concerning the 2nd information signal of the above, From the above-mentioned multiplier data generated at the 3rd step of the above, and the 1st information data of the above-mentioned plurality chosen at the 4th step of the above The information offer medium which offers the computer program for performing the 5th step which computes and obtains the information data of the above-mentioned observing point using the above-mentioned presumed type.

[Claim 15] In order to generate the presumed-type multiplier data used in case the 1st information signal which consists of two or more information data is changed into the 2nd information signal which consists of two or more information data, A signal-processing means to be equipment which generates the multiplier kind data which are generation-type multiplier data which makes topology a parameter, to thin out and process a teacher signal and to acquire a student signal, So that the phase of the information data location of the above-mentioned teacher signal over the information data location of the above-mentioned student signal may carry out sequential change The 1st data selection means which chooses two or more 1st information data located around the observing point concerning the above-mentioned teacher signal from the above-mentioned student signal by which the phase shift was carried out with a phase shift means to shift the phase of the above-mentioned student signal, and the above-mentioned phase shift means, A normal equation generation means to generate the normal equation for obtaining the above-mentioned multiplier kind data from the information data of the observing point concerning the 1st information data and above-mentioned teacher signal of the above-mentioned plurality which were

chosen with the data selection means of the above 1st, Multiplier kind data generation equipment characterized by having a multiplier kind data operation means to solve the above-mentioned normal equation and to obtain the above-mentioned multiplier kind data.

[Claim 16] The 2nd data selection means which chooses two or more 2nd information data located around the observing point concerning the above-mentioned teacher signal from the above-mentioned student signal by which the phase shift was carried out with the above-mentioned phase shift means, It is based on the 2nd information data of the above-mentioned plurality chosen with the data selection means of the above 2nd. It has further a class detection means to detect the class to which the above-mentioned observing point belongs. The above-mentioned normal equation generation means From the information data of the observing point concerning the 1st information data and above-mentioned teacher signal of the above-mentioned plurality which were chosen with the class and the data selection means of the above 1st which were detected with the above-mentioned class detection means It is multiplier kind data generation equipment according to claim 15 characterized by generating the normal equation for obtaining the above-mentioned multiplier kind data for every class, and for the above-mentioned multiplier kind data operation means solving the normal equation for every above-mentioned class, and obtaining the above-mentioned multiplier kind data for every class.

[Claim 17] In order to generate the presumed-type multiplier data used in case the 1st information signal which consists of two or more information data is changed into the 2nd information signal which consists of two or more information data, The 1st step which is the approach of generating the multiplier kind data which are generation-type multiplier data which makes topology a parameter, thins out and processes a teacher signal, and acquires a student signal, So that the phase of the information data location of the above-mentioned teacher signal over the information data location of the above-mentioned student signal may carry out sequential change The 3rd step which chooses two or more information data located around the observing point concerning the above-mentioned teacher signal from the above-mentioned student signal by which the phase shift was carried out at the 2nd step which shifts the phase of the above-mentioned student signal, and the 2nd step of the above, The 4th step which generates the normal equation for obtaining the above-mentioned multiplier kind data from the information data of the observing point concerning the information data and the above-mentioned teacher signal of the above-mentioned plurality which were chosen at the 3rd step of the above, The multiplier kind data generation method characterized by having the 5th step which solves the above-mentioned normal equation generated at the 4th step of the above, and obtains the above-mentioned multiplier kind data.

[Claim 18] In order to generate the presumed-type multiplier data used in case the 1st information signal which consists of two or more information data is changed into

the 2nd information signal which consists of two or more information data, In order to generate the multiplier kind data which are generation-type multiplier data which makes topology a parameter So that the phase of the information data location of the above-mentioned teacher signal over the 1st step which thins out and processes a teacher signal and acquires a student signal, and the information data location of the above-mentioned student signal may carry out sequential change The 3rd step which chooses two or more information data located around the observing point concerning the above-mentioned teacher signal from the above-mentioned student signal by which the phase shift was carried out at the 2nd step which shifts the phase of the above-mentioned student signal, and the 2nd step of the above, The 4th step which generates the normal equation for obtaining the above-mentioned multiplier kind data from the information data of the observing point concerning the information data and the above-mentioned teacher signal of the above-mentioned plurality which were chosen at the 3rd step of the above, The information offer medium which offers the computer program for performing the 5th step which solves the above-mentioned normal equation generated at the 4th step of the above, and obtains the above-mentioned multiplier kind data.

[Claim 19] In order to generate the presumed-type multiplier data used in case the 1st information signal which consists of two or more information data is changed into the 2nd information signal which consists of two or more information data, A signal-processing means to be equipment which generates the multiplier kind data which are generation-type multiplier data which makes topology a parameter, to thin out and process a teacher signal and to acquire a student signal, So that the phase of the information data location of the above-mentioned teacher signal over the information data location of the above-mentioned student signal may carry out sequential change The 1st data selection means which chooses two or more 1st information data located around the observing point concerning the above-mentioned teacher signal from the above-mentioned student signal by which the phase shift was carried out with a phase shift means to shift the phase of the above-mentioned student signal, and the above-mentioned phase shift means, From the information data of the observing point concerning the 1st information data and above-mentioned teacher signal of the above-mentioned plurality which were chosen with the data selection means of the above 1st The 1st normal equation generation means which generates the 1st normal equation for obtaining above-mentioned presumed-type multiplier data for every phase shift value of the above-mentioned student signal, A multiplier data operation means to solve the 1st normal equation of the above and to obtain above-mentioned presumed-type multiplier data for every above-mentioned phase shift value, The 2nd normal equation generation means which generates the 2nd normal equation for obtaining the above-mentioned multiplier kind data from the multiplier data for every above-mentioned phase shift value obtained with the above-mentioned multiplier data operation means, Multiplier kind data generation equipment

characterized by solving the 2nd normal equation of the above and having a multiplier kind data operation means to obtain the above-mentioned multiplier kind data.

[Claim 20] The 2nd data selection means which chooses two or more 2nd information data located around the observing point concerning the above-mentioned teacher signal from the above-mentioned student signal by which the phase shift was carried out with the above-mentioned phase shift means, It is based on the 2nd information data of the above-mentioned plurality chosen with the data selection means of the above 2nd. It has further a class detection means to detect the class to which the above-mentioned observing point belongs. The normal equation generation means of the above 1st From the information data of the observing point concerning the 1st information data and above-mentioned teacher signal of the above-mentioned plurality which were chosen with the class and the data selection means of the above 1st which were detected with the above-mentioned class detection means The 1st normal equation for obtaining above-mentioned presumed-type multiplier data for every combination of the phase shift value of the class detected with the above-mentioned class detection means and the above-mentioned student signal is generated. The above-mentioned multiplier data operation means solves the 1st normal equation of the above, and obtains above-mentioned presumed-type multiplier data for every above-mentioned combination. The normal-equation generation means of the above 2nd From the multiplier data for every above-mentioned combination obtained with the above-mentioned multiplier data operation means, the 2nd normal equation for obtaining the above-mentioned multiplier kind data is generated for every class. The above-mentioned multiplier kind data operation means Multiplier kind data generation equipment according to claim 19 characterized by solving the 2nd normal equation of the above and obtaining the above-mentioned multiplier kind data for every above-mentioned class.

[Claim 21] In order to generate the presumed-type multiplier data used in case the 1st information signal which consists of two or more information data is changed into the 2nd information signal which consists of two or more information data, The 1st step which is the approach of generating the multiplier kind data which are generation-type multiplier data which makes topology a parameter, thins out and processes a teacher signal, and acquires a student signal, So that the phase of the information data location of the above-mentioned teacher signal over the information data location of the above-mentioned student signal may carry out sequential change The 3rd step which chooses two or more information data located around the observing point concerning the above-mentioned teacher signal from the above-mentioned student signal by which the phase shift was carried out at the 2nd step which shifts the phase of the above-mentioned student signal, and the 2nd step of the above, From the information data of the observing point concerning the information data and the above-mentioned teacher signal of the above-mentioned plurality which were chosen at the 3rd step of the above The 4th step which

generates the 1st normal equation for obtaining above-mentioned presumed-type multiplier data for every phase shift value of the above-mentioned student signal, The 5th step which solves the 1st normal equation of the above generated at the 4th step of the above, and obtains above-mentioned presumed-type multiplier data for every above-mentioned phase shift value, The 6th step which generates the 2nd normal equation for obtaining the above-mentioned multiplier kind data from the multiplier data for every above-mentioned phase shift value obtained at the 5th step of the above, The multiplier kind data generation method characterized by solving the 2nd normal equation of the above generated at the 6th step of the above, and having the 7th step which obtains the above-mentioned multiplier kind data.

[Claim 22] In order to generate the presumed-type multiplier data used in case the 1st information signal which consists of two or more information data is changed into the 2nd information signal which consists of two or more information data, In order to generate the multiplier kind data which are generation-type multiplier data which makes topology a parameter So that the phase of the information data location of the above-mentioned teacher signal over the 1st step which thins out and processes a teacher signal and acquires a student signal, and the information data location of the above-mentioned student signal may carry out sequential change The 3rd step which chooses two or more information data located around the observing point concerning the above-mentioned teacher signal from the above-mentioned student signal by which the phase shift was carried out at the 2nd step which shifts the phase of the above-mentioned student signal, and the 2nd step of the above, From the information data of the observing point concerning the information data and the above-mentioned teacher signal of the above-mentioned plurality which were chosen at the 3rd step of the above The 4th step which generates the 1st normal equation for obtaining above-mentioned presumed-type multiplier data for every phase shift value of the above-mentioned student signal, The 5th step which solves the 1st normal equation of the above generated at the 4th step of the above, and obtains above-mentioned presumed-type multiplier data for every above-mentioned phase shift value, The 6th step which generates the 2nd normal equation for obtaining the above-mentioned multiplier kind data from the multiplier data for every above-mentioned phase shift value obtained at the 5th step of the above, The information offer medium which offers the computer program for performing the 7th step which solves the 2nd normal equation of the above generated at the 6th step of the above, and obtains the above-mentioned multiplier kind data.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to an information offer medium at the image display device which used it when changing a format or size, and used a suitable information signal processor, an information signal art, a picture signal processor, and it, the multiplier kind data generation equipment used for it and a generation method, and a list. In detail, in case the 1st information signal is changed into the 2nd information signal, the topology of the observing point which starts the 2nd information signal from a format or the conversion information on size is acquired. By generating presumed-type multiplier data from multiplier kind data, and asking for the information data of the observing point which starts the 2nd information signal using this multiplier data based on this topology When performing various formats or conversion in size, the information signal processor which can do memory which stores a lot of multiplier data as it is unnecessary is started.

[0002]

[Description of the Prior Art] In order to change a format or image size, it is necessary to acquire an output picture signal in quest of the pixel data of a different phase from the pixel data of an input picture signal. In this case, the phase relation of the pixel of the output picture signal over the pixel of an input picture signal is uniquely decided by the format after conversion, or image size.

[0003] The case where input picture signals are 525i signals, and output picture signals are 1080i signals as an example of format conversion is explained. As for 525i signals, the number of Rhine means the picture signal of an interlace method by 525, and, as for 1080i signals, the number of Rhine means the picture signal of an interlace method by 1080. Drawing 14 shows the pixel physical relationship of 525i signals and 1080i signals. A big dot is the pixel of 525i signals here, and a small dot is the pixel of 1080i signals. Moreover, a continuous line shows the pixel location of the odd number field, and the broken line shows the pixel location of the even number field.

[0004] When changing 525i signals into 1080i signals, in each field of odd number and even number, it is necessary to acquire the pixel block of 1080i signals of 9x9 corresponding to the pixel block of 525i signals of four x each 4.

[0005] Drawing 15 shows the phase relation of the perpendicular direction of the pixel of 525i signals and 1080i signals. The numeric value given to each of the pixel of 1080i signals in drawing shows the minimum distance of the perpendicular direction from the pixel of 525i signals. In this case, pixel spacing of the perpendicular direction of 525i signals is set to 16. Thus, the numeric value given to each of the pixel of 1080i signals shows the topology of the perpendicular direction to the pixel of 525i signals of the pixel concerned.

[0006] In addition, this topology is made into a negative value when there is a pixel of 1080i signals upward from the pixel (pixel in the minimum distance) of 525i signals, and when it is downward conversely, let it be a forward value. This is the same also in

drawing showing the phase relation of the perpendicular direction of an XGA signal and 525i signals mentioned later.

[0007] Drawing 16 shows the horizontal phase relation of the pixel of 525i signals and 1080i signals. The numeric value given to each of the pixel of 1080i signals in drawing shows the horizontal minimum distance from the pixel of 525i signals. In this case, horizontal pixel spacing of 525i signals is set to 8. Thus, the numeric value given to the pixel of 1080i signals, respectively shows the horizontal topology over the pixel of 525i signals of the pixel concerned.

[0008] In addition, this topology is made into a negative value when the pixel of 1080i signals is leftward from the pixel (pixel in the minimum distance) of 525i signals, and when it is rightward conversely, let it be a forward value. This is the same also in drawing showing the horizontal phase relation between an XGA signal and 525i signals mentioned later.

[0009] Next, the case where input picture signals are 525i signals, and an output picture signal is an XGA signal as an example of format conversion is explained. An XGA signal is a picture signal of the progressive method (non-interlace method) for performing the display of 1024x768 dots of resolution. Drawing 17 shows the pixel physical relationship of 525i signals and an XGA signal. A big dot is the pixel of 525i signals here, and a small dot is the pixel of an XGA signal. Moreover, about 525i signals, a continuous line shows the pixel location of the odd number field, and the broken line shows the pixel location of the even number field.

[0010] When changing 525i signals into an XGA signal, in each field of odd number and even number, it is necessary to acquire the pixel block of 1080i signals of 8x16 corresponding to the pixel block of 525i signals of five x each 5.

[0011] Drawing 18 shows the phase relation of the perpendicular direction of the pixel of 525i signals and an XGA signal. The numeric value given to each of the pixel of the XGA signal in drawing shows the minimum distance of the perpendicular direction from the pixel of 525i signals. In this case, pixel spacing of the perpendicular direction of 525i signals is set to 16. Thus, the numeric value given to each of the pixel of an XGA signal shows the topology of the perpendicular direction to the pixel of 525i signals of the pixel concerned.

[0012] Drawing 19 shows the horizontal phase relation of the pixel of 525i signals and an XGA signal. The numeric value given to each of the pixel of the XGA signal in drawing shows the horizontal minimum distance from the pixel of 525i signals. In this case, horizontal pixel spacing of 525i signals is set to 8. Thus, the numeric value given to each of the pixel of an XGA signal shows the horizontal topology over the pixel of 525i signals of the pixel concerned.

[0013] Although especially the example of image size conversion is not shown, the phase relation of the pixel of the output picture signal over the pixel of an input picture signal is uniquely decided like the case of the format conversion mentioned above. For example, the phase relation in the case of also increasing a perpendicular

and a horizontal image size (magnifying power of a display image) $9/4$ time becomes the same with the phase relation of the pixel of 525i signals and 1080i signals mentioned above.

[0014] In order to change a format or image size conventionally, in case the pixel data of an output picture signal are obtained from the pixel data of an input picture signal, the presumed-type multiplier data corresponding to the Gentlemen phase of the pixel of the output picture signal over the pixel of an input picture signal are stored in memory, and asking for the pixel data of an output picture signal by the presumed type using this multiplier data is proposed.

[0015]

[Problem(s) to be Solved by the Invention] If the format after conversion differs from image size as mentioned above, the phase relation of the pixel of the output picture signal over the pixel of an input picture signal will become a different thing. Therefore, if it is in some which store presumed-type multiplier data in memory, when performing various formats or conversion in size, it is necessary to store multiplier data in memory corresponding to each format or size. Therefore, the memory which stores a lot of multiplier data in that case is needed, and there is un-arranging -- an inverter will become expensive.

[0016] So, in this invention, it aims at offering the information signal processor which can do memory which stores a lot of multiplier data as it is unnecessary in order to carry out various formats or conversion in size.

[0017]

[Means for Solving the Problem] The information signal processor concerning this invention is an information signal processor which changes the 1st information signal which consists of two or more information data into the 2nd information signal which consists of two or more information data. A conversion information input means to input a format or the conversion information on size, A signal transduction means to change into the topology of the observing point concerning the 2nd information signal the conversion information inputted with this conversion information input means, 1st memory means by which the multiplier kind data which are generation-type multiplier data which makes a parameter topology for generating presumed-type multiplier data were memorized, It is generated by the above-mentioned generation type using the topology of the above-mentioned observing point changed and acquired with the multiplier kind data and the signal transduction means which are memorized by this 1st memory means. A multiplier data generating means to generate the above-mentioned presumed-type multiplier data corresponding to the topology of the above-mentioned observing point, The 1st data selection means which chooses from the 1st information signal two or more 1st information data located around the observing point concerning the 2nd information signal, It has an operation means to compute and obtain the information data of the above-mentioned observing point from the multiplier data generated with the multiplier data generating means, and two or more

1st information data chosen with the 1st data selection means using the above-mentioned presumed type.

[0018] Moreover, the information signal art concerning this invention is an information signal art which changes the 1st information signal which consists of two or more information data into the 2nd information signal which consists of two or more information data. The 1st step which inputs a format or the conversion information on size, The 2nd step which changes into the topology of the observing point concerning the 2nd information signal the conversion information inputted at this 1st step, The topology of the above-mentioned observing point changed and acquired at the multiplier kind data which are generation-type multiplier data which makes a parameter topology for generating presumed-type multiplier data, and the 2nd step is used. By the above-mentioned generation type The 3rd step which generates the above-mentioned presumed-type multiplier data corresponding to the topology of the above-mentioned observing point, The 4th step which chooses from the 1st information signal two or more 1st information data located around the observing point concerning the 2nd information signal, It has the 5th step which computes and obtains the information data of the above-mentioned observing point from the multiplier data generated at the 3rd step, and two or more 1st information data chosen at the 4th step using the above-mentioned presumed type.

[0019] Moreover, the information offer medium concerning this invention offers the computer program for performing each step of an above-mentioned information signal art. Moreover, the picture signal processor concerning this invention is a picture signal processor which changes the 1st picture signal which consists of two or more pixel data into the 2nd picture signal which consists of two or more pixel data. A conversion information input means to input a format or the conversion information on size, A signal transduction means to change into the topology of the attention pixel concerning the 2nd picture signal the above-mentioned conversion information that it was inputted with this conversion information input means, A memory means by which the multiplier kind data which are generation-type multiplier data which makes a parameter topology for generating presumed-type multiplier data were memorized, It is generated by the above-mentioned generation type using the topology of the above-mentioned attention pixel changed and obtained with the multiplier kind data and the signal transduction means which are memorized by this memory means. A multiplier data generating means to generate the above-mentioned presumed-type multiplier data corresponding to the topology of the above-mentioned attention pixel, A data selection means to choose from the 1st picture signal two or more pixel data located around the attention pixel concerning the 2nd picture signal, It has an operation means to compute and obtain the pixel data of the above-mentioned attention pixel from the multiplier data generated with the multiplier data generating means, and two or more pixel data chosen with the data selection means using the above-mentioned presumed type.

[0020] Moreover, a picture signal input means to input the 1st picture signal with which the image display device concerning this invention consists of two or more pixel data, A picture signal processing means to change and output the 1st picture signal inputted from this picture signal input means to the 2nd picture signal which consists of two or more pixel data, It comes to have an image display means to display the image by the 2nd picture signal outputted from this picture signal processing means on an image display component, and a conversion information input means to input the conversion information corresponding to the format or size of an image displayed on an image display component. And a signal transduction means to change into the topology of the attention pixel concerning the 2nd picture signal the conversion information as which the picture signal processing means was inputted with the conversion information input means, 1st memory means by which the multiplier kind data which are generation-type multiplier data which makes a parameter topology for generating presumed-type multiplier data were memorized, It is generated by the above-mentioned generation type using the topology of the above-mentioned attention pixel changed and obtained with the multiplier kind data and the signal transduction means which are memorized by this 1st memory means. A multiplier data generating means to generate the above-mentioned presumed-type multiplier data corresponding to the topology of the above-mentioned attention pixel, The 1st data selection means which chooses from the 1st picture signal two or more 1st pixel data located around the attention pixel concerning the 2nd picture signal, It has an operation means to compute and obtain the pixel data of the above-mentioned attention pixel from the multiplier data generated with the multiplier data generating means, and two or more 1st pixel data chosen with the 1st data selection means using the above-mentioned presumed type.

[0021] In this invention, a format or the conversion information on size is inputted, and this conversion information is changed into the topology of the observing point concerning the 2nd information signal. Here, information signals are a picture signal and a sound signal. When an information signal is a picture signal, the phase relation of the pixel of the output picture signal over the pixel of an input picture signal is uniquely decided by the format after conversion, or image size. Moreover, two or more 1st information data located around the observing point concerning the 2nd information signal are chosen from the 1st information signal.

[0022] And the information data of the observing point are called for corresponding to the topology of the observing point of the 2nd information signal. Namely, the multiplier kind data which are generation-type multiplier data for generating presumed-type multiplier data are memorized by the memory means. Using this multiplier kind data and the topology of the observing point of the 2nd information signal, the presumed-type multiplier data corresponding to the topology of that observing point are generated, and the information data of an observing point are generated from this multiplier data and two or more 1st information data using a

presumed type.

[0023] Thus, in case the 1st information signal is changed into the 2nd information signal, the topology of the observing point which starts the 2nd information signal from a format or the conversion information on size is acquired. Based on this topology, presumed-type multiplier data are generated from multiplier kind data. It is not what asks for the information data of the observing point which starts the 2nd information signal using this multiplier data, and stores the multiplier data corresponding to various formats or size in memory. When changing into various formats or size, the memory which stores a lot of multiplier data becomes unnecessary.

[0024] In addition, the level variation of the information data of the observing point by the rounding error at the time of asking for presumed-type multiplier data by the generation formula using multiplier kind data is removable by doing the division of the information data of the observing point generated using the presumed type as total of the presumed-type multiplier data generated using multiplier kind data was asked for and mentioned above, and normalizing them by the total.

[0025] Moreover, the multiplier kind data generation equipment concerning this invention In order to generate the presumed-type multiplier data used in case the 1st information signal which consists of two or more information data is changed into the 2nd information signal which consists of two or more information data, A signal-processing means to be equipment which generates the multiplier kind data which are generation-type multiplier data which makes topology a parameter, to thin out and process a teacher signal and to acquire a student signal, So that the phase of the information data location of the teacher signal over the information data location of a student signal may carry out sequential change The 1st data selection means which chooses two or more 1st information data located around the observing point concerning a teacher signal from the student signal by which the phase shift was carried out with a phase shift means to shift the phase of a student signal, and this phase shift means, A normal equation generation means to generate the normal equation for obtaining multiplier kind data from the information data of the observing point concerning two or more the 1st information data and teacher signals which were chosen with this 1st data selection means, It has a multiplier kind data operation means to solve this normal equation and to obtain multiplier kind data.

[0026] Moreover, the multiplier kind data generation method concerning this invention In order to generate the presumed-type multiplier data used in case the 1st information signal which consists of two or more information data is changed into the 2nd information signal which consists of two or more information data, The 1st step which is the approach of generating the multiplier kind data which are generation-type multiplier data which makes topology a parameter, thins out and processes a teacher signal, and acquires a student signal, So that the phase of the information data location of the teacher signal over the information data location of this student signal

may carry out sequential change The 3rd step which chooses two or more information data located around the observing point concerning a teacher signal from the student signal by which the phase shift was carried out at the 2nd step which shifts the phase of a student signal, and this 2nd step, The 4th step which generates the normal equation for obtaining multiplier kind data from the information data of the observing point concerning two or more information data and teacher signals which were chosen at this 3rd step, It has the 5th step which solves the normal equation generated at this 4th step, and obtains multiplier kind data.

[0027] Moreover, the information offer medium concerning this invention offers the computer program for performing each step of an above-mentioned multiplier kind data generation method.

[0028] In this invention, infanticide processing of the teacher signal is carried out, and a student signal is acquired. For example, 1050i signals are used as a teacher signal, infanticide processing of this 1050i signal is carried out, and 525i signals are acquired as a student signal. And the phase shift of a student signal is performed so that the phase of the information data location of the teacher signal over the information data location of a student signal may carry out sequential change.

[0029] Two or more information data located around the observing point concerning a teacher signal are chosen from this student signal by which the phase shift was carried out. And the normal equation for obtaining multiplier kind data from the information data of the observing point concerning two or more of these information data and teacher signals is generated, and multiplier kind data are obtained by solving this equation.

[0030] Here, multiplier kind data are generation-type multiplier data which generate the presumed-type multiplier data used in case it changes into the 2nd information signal from the 1st information signal and which makes topology a parameter. It becomes possible to obtain the multiplier data corresponding to the topology of arbitration by the generation type by using this multiplier kind data. Thereby, in case a format or size is changed, based on the topology of the observing point concerning the 2nd information signal, presumed-type multiplier data are generated from multiplier kind data, and it becomes possible to ask for the information data of that observing point using this multiplier data.

[0031] Moreover, the multiplier kind data generation equipment concerning this invention In order to generate the presumed-type multiplier data used in case the 1st information signal which consists of two or more information data is changed into the 2nd information signal which consists of two or more information data, A signal-processing means to be equipment which generates the multiplier kind data which are generation-type multiplier data which makes topology a parameter, to thin out and process a teacher signal and to acquire a student signal, So that the phase of the information data location of the teacher signal over the information data location of a student signal may carry out sequential change The 1st data selection means which

chooses two or more 1st information data located around the observing point concerning a teacher signal from the student signal by which the phase shift was carried out with a phase shift means to shift the phase of a student signal, and this phase shift means, From the information data of the observing point concerning two or more the 1st information data and teacher signals which were chosen with this 1st data selection means The 1st normal equation generation means which generates the 1st normal equation for obtaining above-mentioned presumed-type multiplier data for every phase shift value of a student signal, A multiplier data operation means to solve this 1st normal equation and to obtain presumed-type multiplier data for every above-mentioned phase shift value, It has the 2nd normal equation generation means which generates the 2nd normal equation for obtaining multiplier kind data from the multiplier data for every above-mentioned phase shift value obtained with the multiplier data operation means, and a multiplier kind data operation means to solve this 2nd normal equation and to obtain multiplier kind data.

[0032] Moreover, the multiplier kind data generation method concerning this invention In order to generate the presumed-type multiplier data used in case the 1st information signal which consists of two or more information data is changed into the 2nd information signal which consists of two or more information data, The 1st step which is the approach of generating the multiplier kind data which are generation-type multiplier data which makes topology a parameter, thins out and processes a teacher signal, and acquires a student signal, So that the phase of the information data location of the teacher signal over the information data location of a student signal may carry out sequential change The 3rd step which chooses two or more information data located around the observing point concerning a teacher signal from the student signal by which the phase shift was carried out at the 2nd step which shifts the phase of a student signal, and this 2nd step, The 4th step which generates the 1st normal equation for obtaining above-mentioned presumed-type multiplier data for every phase shift value of a student signal from the information data of the observing point concerning two or more information data and teacher signals which were chosen at this 3rd step, The 5th step which solves the 1st normal equation generated at this 4th step, and obtains above-mentioned presumed-type multiplier data for every above-mentioned phase shift value, The 6th step which generates the 2nd normal equation for obtaining multiplier kind data from the multiplier data for every above-mentioned phase shift value obtained at this 5th step, The 2nd normal equation generated at this 6th step is solved, and it has the 7th step which obtains multiplier kind data.

[0033] Moreover, the information offer medium concerning this invention offers the computer program for performing each step of an above-mentioned multiplier kind data generation method.

[0034] In this invention, infanticide processing of the teacher signal is carried out, and a student signal is acquired. For example, 1050i signals are used as a teacher signal, infanticide processing of this 1050i signal is carried out, and 525i signals are acquired

as a student signal. And the phase shift of a student signal is performed so that the phase of the information data location of the teacher signal over the information data location of a student signal may carry out sequential change.

[0035] Two or more information data located around the observing point concerning a teacher signal are chosen from this student signal by which the phase shift was carried out. And the 1st normal equation for obtaining presumed-type multiplier data is generated for every phase shift value of a student signal, and the presumed-type multiplier data for every above-mentioned phase shift value are obtained from the information data of the observing point concerning two or more of these information data and teacher signals by solving this equation.

[0036] And multiplier kind data are obtained by the 2nd normal equation for obtaining multiplier kind data being generated, and solving this equation from the multiplier data for every above-mentioned phase shift value, further.

[0037] Here, multiplier kind data are generation-type multiplier data which generate the presumed-type multiplier data used in case it changes into the 2nd information signal from the 1st information signal and which makes topology a parameter. It becomes possible to obtain the multiplier data corresponding to the topology of arbitration by the generation type by using this multiplier kind data. Thereby, in case a format or size is changed, based on the topology of the observing point concerning the 2nd information signal, presumed-type multiplier data are generated from multiplier kind data, and it becomes possible to ask for the information data of that observing point using this multiplier data.

[0038]

[Embodiment of the Invention] Hereafter, the gestalt of implementation of this invention is explained, referring to a drawing. Drawing 1 shows the configuration of the television receiver 100 as a gestalt of operation. From a broadcast signal, image display is carried out, or this television receiver 100 acquires 525i signals, changes that 525i signal into 1080i signals or an XGA signal, changes that 525i signal into 525new i signals for carrying out an enlarged display for the scale factor of arbitration for a part of that image, and carries out image display.

[0039] The television receiver 100 is equipped with a microcomputer and has the system controller 101 for controlling system-wide actuation, and the remote control signal receive circuit 102 which receives a remote control signal. It connects with a system controller 101 and the remote control signal receive circuit 102 receives the remote control signal RM outputted according to actuation of a user from the remote control transmitter 200, and it is constituted so that the actuation signal corresponding to the signal RM may be supplied to a system controller 101.

[0040] Moreover, the television receiver 100 has a receiving antenna 105, the tuner 106 which the broadcast signal (RF modulating signal) caught with this receiving antenna 105 is supplied, performs channel selection processing, intermediate frequency magnification processing, detection processing, etc., and acquires 525i

signals, and the buffer memory 109 for saving temporarily 525i signals outputted from this tuner 106.

[0041] Moreover, it has the picture signal processing section 110 which the television receiver 100 makes 525i signals saved temporarily at buffer memory 109 the input picture signal Vin, and changes it into 1080i signals or an XGA signal, or changes a part of that image into 525new i signals for carrying out an enlarged display for the scale factor of arbitration, and outputs that 525i signal, and the display section 111 which display the image by the output picture signal Vout of this picture signal processing section 110. The display section 111 consists of flat-panel displays, such as for example, a CRT (cathode-ray tube) display or LCD (liquid crystal display).

[0042] Actuation of the television receiver 100 shown in drawing 1 is explained. 525i signals outputted from a tuner 106 are supplied to buffer memory 109, and are saved temporarily. And 525i signals memorized temporarily are inputted into this buffer memory 109 as an input picture signal Vin at the picture signal processing section 110.

[0043] It is changed into 525new i signals to change 525i signals as an input picture signal Vin into 1080i signals or an XGA signal, or for that 525i signal carry out the enlarged display of a part of that image for the scale factor of arbitration according to a setup by actuation of a user's remote control transmitter 200, in this picture signal processing section 110. The output picture signal Vout outputted from this picture signal processing section 110 is supplied to the display section 111, and the image by that output picture signal Vout is displayed on the screen of this display section 111.

[0044] Next, the detail of the picture signal processing section 110 is explained. the 1- which this picture signal processing section 110 takes out alternatively two or more pixel data located around each pixel within the unit pixel block which constitutes the output picture signal Vout from 525i signals memorized by buffer memory 109 (attention pixel), and is outputted -- it has the 3rd tap selection circuitry 121-123.

[0045] The 1st tap selection circuitry 121 takes out alternatively the data of the pixel (a "prediction tap" is called) used for prediction. The 2nd tap selection circuitry 122 takes out alternatively the data of the pixel (a "space class tap" is called) used for a space class classification. The 3rd tap selection circuitry 123 takes out alternatively the data of the pixel (a "motion class tap" is called) used for a motion class classification. In addition, when determining a space class using the pixel data belonging to two or more fields, it will move also to this space class and information will be included.

[0046] Moreover, the picture signal processing section 110 detects the level distribution pattern of the data (plurality) of a space class tap alternatively taken out by the 2nd tap selection circuitry 122, detects a space class based on this level distribution pattern, and has the space class detector 124 which outputs that class information.

[0047] In the space class detector 124, an operation which compresses the data of a space class tap into 2 bit data from 8 bit data is performed, for example. And from the

space class detector 124, the compressed data corresponding to the data of a space class tap is outputted as class information on a space class, respectively. A data compression is performed by ADRC (Adaptive Dynamic Range Coding) in the gestalt of this operation. In addition, as an information-compression means, DPCM (predicting coding), VQ (vector quantization), etc. may be used in addition to ADRC.

[0048] Originally, although it is the adaptation re-quantizing method which turned and was developed for high performance coding VTR (Video Tape Recorder), since ADRC can express the local pattern of signal level efficiently by the short word length, it is used for the data compression mentioned above, and is suitable. If maximum of the data of a space class tap is set to MAX and DR (= MAX-MIN +1) and a re-quantifying bit number are set [the minimum value] to P for the dynamic range of the data of MIN and a space class tap when using ADRC, the re-quantization code Q_i as compressed data will be obtained by the operation of (1) type to the data k_i of a space class tap. However, in (1) type, [] means cut-off processing. As data of a space class tap, when there are pixel data of N_a individual, they are $i=1-N_a$.

$Q_i = [(k_i - \text{MIN} + 0.5) \cdot 2^P / \text{DR}] \dots (1)$

[0049] Moreover, the picture signal processing section 110 detects the motion class for mainly expressing extent of a motion with the 3rd tap selection circuitry 123 from the data (plurality) of a motion class tap taken out alternatively, and has the motion class detector 125 which outputs the class information.

[0050] inter-frame [from the data of a motion class tap alternatively taken out by the 3rd tap selection circuitry 123 in this motion class detector 125] -- difference is computed, threshold processing is further performed to the average of the absolute value of that difference, and the motion class which is the index of a motion is detected. That is, the average AV of the absolute value of difference is computed by (2) types in the motion class detector 125. In the 3rd tap selection circuitry 123, as data of for example, a class tap, when six pixel data m_1-m_6 and six pixel data n_1-n_6 in front of one of them are taken out, N_b in (2) types is 6.

[0051]

[Equation 1]

x

$$AV = \frac{1}{N_b} \sum_{i=1}^{N_b} |m_i - n_i|$$

[0052] And the average AV computed as mentioned above is compared with one piece or two or more thresholds, and moves by the motion class detector 125, and the class information MV on a class is acquired in it. For example, when the thresholds th_1 , th_2 , and th_3 ($th_1 < th_2 < th_3$) of three pieces are prepared and it detects four motion classes, it is made into $MV=3$ at the time of $MV=2$ and $th_3 < AV$ at the time of $MV=1$ and $th_2 < AV \leq th_3$ at the time of $MV=0$ and $th_1 < AV \leq th_2$ at the time of $AV \leq th_1$.

[0053] Moreover, the picture signal processing section 110 has a class composition circuit 126 for obtaining the class code CL which shows the class to which each pixel within the re-quantization code Q_i as class information on the space class outputted from the space class detector 124 and the unit pixel block which constitute the output picture signal V_{out} which should be created based on the class information MV on the motion class outputted from the motion class detector 125 (an attention pixel) belongs.

[0054] The operation of the class code CL is performed by (3) types in this class composition circuit 126. In addition, in (3) types, the re-quantifying bit number [in / N_a , and / in $P / ADRC$] is shown. [the number of the data of a space class tap]

[0055]

[Equation 2]



[0056] Moreover, the picture signal processing section 110 has registers 130–133 and a coefficient memory 134. The after-treatment circuit 129 mentioned later is as an output picture signal V_{out} with the case where 1080i signals are outputted, the case where an XGA signal is outputted, and the case where 525i signals are outputted, and needs to switch the actuation. A register 130 stores the assignment information of operation that actuation of the after-treatment circuit 129 is specified. The after-treatment circuit 129 carries out actuation according to the assignment information of operation supplied from a register 130.

[0057] A register 131 stores the tap positional information of the prediction tap chosen by the 1st tap selection circuitry 121. The 1st tap selection circuitry 121 chooses a prediction tap according to the tap positional information supplied from a register 131. The number of the pixel which assigns a number to tap positional information to two or more pixels which may be chosen, for example, and is chosen is specified. Also in the following tap positional information, it is the same.

[0058] A register 132 stores the tap positional information of the space class tap chosen by the 2nd tap selection circuitry 122. The 2nd tap selection circuitry 122 chooses a space class tap according to the tap positional information supplied from a register 132.

[0059] Here, the tap positional information A when a motion is comparatively small, and the tap positional information B when a motion is comparatively large are stored in a register 132. It is chosen by the class information MV on the motion class outputted from the motion class detector 125 any of these tap positional information A and B are supplied to the 2nd tap selection circuitry 122.

[0060] Namely, the space class tap which the tap positional information A is supplied to the 2nd tap selection circuitry 122, and is chosen by this 2nd tap selection circuitry 122 when it is $MV=0$ or $MV=1$, since the motion is small shall straddle two or

more fields by there being no motion. moreover, the space class tap as which the tap positional information B is supplied to the 2nd tap selection circuitry 122, and is chosen by this 2nd tap selection circuitry 122 when it is $MV=2$ or $MV=3$, since the motion is comparatively large -- not illustrating, either -- it considers only as the pixel in the same field as the pixel which should be created.

[0061] In addition, tap positional information when a motion is comparatively small, and tap positional information when a motion is comparatively large are stored also in the register 131 mentioned above, and you may make it chosen by the class information MV on the motion class which the tap positional information supplied to the 1st tap selection circuitry 121 moves, and is outputted from the class detector 125.

[0062] A register 133 stores the tap positional information of the motion class tap chosen by the 3rd tap selection circuitry 123. The 3rd tap selection circuitry 123 moves according to the tap positional information supplied from a register 133, and chooses a class tap.

[0063] Furthermore, a coefficient memory 134 stores the presumed-type multiplier data used in the presumed prediction arithmetic circuit 127 mentioned later for every class. This multiplier data is the information for changing 525i signals into 1080i signals or an XGA signal, or changing that 525i signal into 525new i signals for carrying out an enlarged display for the scale factor of arbitration for a part of that image. The class code CL outputted to a coefficient memory 134 from the class composition circuit 126 mentioned above reads, it will be supplied as address information, the multiplier data corresponding to the class code CL will be read from this coefficient memory 134, and the presumed prediction arithmetic circuit 127 will be supplied.

[0064] Moreover, the picture signal processing section 110 has the information memory bank 135. The assignment information of operation for storing in a register 130 and the tap positional information for storing in registers 131-133 are beforehand stored in this information memory bank 135.

[0065] Here, the 1st assignment information of operation for operating the after-treatment circuit 129 so that 1080i signals may be outputted, the 2nd assignment information of operation for operating the after-treatment circuit 129 so that an XGA signal may be outputted, and the 3rd assignment information of operation for operating the after-treatment circuit 129 so that 525i signals may be outputted are beforehand stored in an information memory bank 135 as assignment information of operation for storing in a register 130.

[0066] A user is operating the remote control transmitter 200, and can choose the 3rd conversion approach which outputs 525i signals as the 1st conversion approach which outputs 1080i signals, the 2nd conversion approach which outputs an XGA signal, and a pan. In addition, when choosing the 3rd conversion approach, a user can specify the scale factor (image size) of a display image further. The selection information of that conversion approach is supplied to the information memory bank

135 from a system controller 101, and the 1st, 2nd, or 3rd assignment information of operation is loaded to a register 130 according to that selection information from this information memory bank 135.

[0067] Moreover, the 1st tap positional information corresponding to the 1st conversion approach (1080i), the 2nd tap positional information corresponding to the 2nd conversion approach (XGA), and the 3rd tap positional information corresponding to the 3rd conversion approach (525i) are beforehand stored in the information memory bank 135 as tap positional information of the prediction tap for storing in a register 131. According to the selection information of the conversion approach mentioned above, the 1st, 2nd, or 3rd tap positional information is loaded to a register 131 from this information memory bank 135.

[0068] In addition, the tap positional information corresponding to the scale factor of a display image is beforehand stored in the information memory bank 135 as 3rd tap positional information corresponding to the 3rd conversion approach, and when the 3rd conversion approach is chosen, you may make it load the tap positional information corresponding to the scale factor specified collectively to a register 131 from the information memory bank 135. This is the same also in loading of the tap information on the register 132,133 mentioned later.

[0069] Moreover, the 1st tap positional information corresponding to the 1st conversion approach (1080i), the 2nd tap positional information corresponding to the 2nd conversion approach (XGA), and the 3rd tap positional information corresponding to the 3rd conversion approach (525i) are beforehand stored in the information memory bank 135 as tap positional information of the space class tap for storing in a register 132. The 1st, 2nd, and 3rd tap positional information consists of tap positional information when a motion is comparatively small respectively, and tap positional information when a motion is comparatively large. According to the selection information of the conversion approach mentioned above, the 1st, 2nd, or 3rd tap positional information is loaded to a register 132 from this information memory bank 135.

[0070] Moreover, the 1st tap positional information corresponding to the 1st conversion approach (1080i), the 2nd tap positional information corresponding to the 2nd conversion approach (XGA), and the 3rd tap positional information corresponding to the 3rd conversion approach (525i) are beforehand stored in the information memory bank 135 as tap positional information of the motion class tap for storing in a register 133. According to the selection information of the conversion approach mentioned above, the 1st, 2nd, or 3rd tap positional information is loaded to a register 133 from this information memory bank 135.

[0071] Moreover, the multiplier kind data of each class are beforehand stored in the information memory bank 135. This multiplier kind data is generation-type multiplier data which makes a parameter topology for generating the multiplier data for storing in the coefficient memory 134 mentioned above.

[0072] In the presumed prediction arithmetic circuit 127 mentioned later, the pixel data y which should be created calculate by the presumed type of (4) types from the data x_i of a prediction tap, and the multiplier data W_i read from a coefficient memory 134. When the number of the prediction taps chosen by the 1st tap selection circuitry 121 is ten, n in (4) types is set to 10.

[0073]

[Equation 3]

×

[0074] And these presumed-type multiplier data W_i ($i=1-n$) are generated by the generation type which makes topology h and v a parameter as shown for example, in (5) types. The multiplier kind data $w_{10}-w_{n9}$ which are these generation-type multiplier data are memorized for every class by the information memory bank 135. About the generation method of this multiplier kind data, it mentions later.

[0075]

[Equation 4]

×

[0076] Moreover, the picture signal processing section 110 has the multiplier generation circuit 136 which generates the presumed-type multiplier data W_i ($i=1-n$) corresponding to the value of Topology h and v for every class by (5) types using the value of the multiplier kind data of each class, and Topology h and v . From the information memory bank 135, while the multiplier kind data of each class are loaded, the topology h and v of horizontal [of each pixel within the unit pixel block which

constitutes the output picture signal V_{out} generated in the topology generating circuit 139 mentioned later], and a perpendicular direction is supplied to this multiplier generation circuit 136. The multiplier data W_i ($i=1-n$) corresponding to the Gentlemen phase information h and v on each class generated in this multiplier generation circuit 136 are stored in the coefficient memory 134 mentioned above.

[0077] moreover , the picture signal processing section 110 have the topology generating circuit 139 which generate the topology h and v of horizontal [of each pixel within the unit pixel block which constitute an output picture signal V_{out}] , and a perpendicular direction based on correspondence relation information n/m of the perpendicular direction in the input picture signal V_{in} and the output picture signal V_{out} corresponding to the selection information of the conversion approach supply from a system controller 101 , and the assignment information on a scale factor , and the number of pixels in each horizontal field . This topology generating circuit 139 consists of for example, ROM tables.

[0078] The topology h and v of horizontal [of each pixel generated in this topology generating circuit 139] and a perpendicular direction is related with a pixel number (tap number), respectively, and is supplied to the multiplier generation circuit 136. In addition, from the topology generating circuit 139, Topology h and v is generated corresponding to each of the field of the odd number of the input picture signal V_{in} , and even number.

[0079] For example, when the 1st conversion approach (1080i) is chosen, about a perpendicular direction, it is $n/m=9/4$, it is related horizontally, and n/m is $9/4$ (refer to drawing 14). Therefore, it becomes that to which the pixel block of 1080i signals as an output picture signal V_{out} of 9×9 corresponded to the pixel block of 525i signals as an input picture signal V_{in} of 4×4 . In this case, the unit pixel block which constitutes the output picture signal V_{out} will be called the pixel block of 9×9 .

[0080] In this case, in the topology generating circuit 139, while considering as Topology v in quest of the distance to the pixel (the shortest pixel) in the perpendicularly nearest location among the pixels within the pixel block of 525i signals mentioned above of 4×4 about each pixel within this unit pixel block of 9×9 , in quest of the distance to the pixel (the shortest pixel) in the horizontal nearest location, it considers as Topology h . The above-mentioned topology h and v is searched for in the gestalt of this operation, 16 and horizontal pixel spacing being used as 8 for pixel spacing of the perpendicular direction of 525i signals. This is also the same as when the 2nd and 3rd conversion approach is chosen.

[0081] Here, about Topology v , when the object pixel within the unit pixel block of 9×9 is located more nearly up than the shortest pixel, it considers as a negative value, and when the object pixel is conversely located caudad from the above-mentioned shortest pixel, it considers as a forward value. Moreover, about Topology h , when the object pixel is located in a left from the shortest pixel, it considers as a negative value, and when the object pixel is conversely located in the method of the right

[pixel / shortest], it considers as a forward value. This is also the same as when the 2nd and 3rd conversion approach is chosen.

[0082] Thus, when the 1st conversion approach (1080i) is chosen, in the topology generating circuit 139, the topology h and v which 81 pixels which constitute the unit pixel block of 9x9 attach, respectively is generated corresponding to each of the field of odd number and even number.

[0083] Moreover, for example, when the 2nd conversion approach (XGA) is chosen, about a perpendicular direction, it is $n/m=16/5$, it is related horizontally, and n/m is $8/5$ (refer to drawing 17). Therefore, it becomes that to which the pixel block of the XGA signal as an output picture signal Vout of 8x16 corresponded to the pixel block of 525i signals as an input picture signal Vin of 5x5. In this case, the unit pixel block which constitutes the output picture signal Vout will be called the pixel block of 8x16.

[0084] In this case, in the topology generating circuit 139, while considering as Topology v in quest of the distance to the pixel (the shortest pixel) in the perpendicularly nearest location among the pixels within the pixel block of 525i signals mentioned above of 5x5 about each pixel within this unit pixel block of 8x16, in quest of the distance to the pixel (the shortest pixel) in the horizontal nearest location, it considers as Topology h.

[0085] Thus, when the 2nd conversion approach (XGA) is chosen, in the topology generating circuit 139, the topology h and v which 128 pixels which constitute the unit pixel block of 8x16 attach, respectively is generated corresponding to each of the field of odd number and even number.

[0086] Moreover, for example, when the 3rd conversion approach (525i) is chosen, according to the scale factor (image size) of the specified display image, a perpendicular direction and n/m related horizontally are decided uniquely. About a perpendicular direction, supposing it is related horizontally and is $n/m=n_h/m_h$, it will become $n/m=n_v/m_v$ and the thing to which the pixel block of $n_h \times n_v$ of 525i signals as an output picture signal Vout corresponded to the pixel block of $m_h \times m_v$ of 525i signals as an input picture signal Vin. In this case, the unit pixel block which constitutes the output picture signal Vout will be called the pixel block of $n_h \times n_v$.

[0087] In the topology generating circuit 139, in this case, about each pixel within the unit pixel block of this $n_h \times n_v$ While considering as Topology v in quest of the distance to the pixel (the shortest pixel) in the perpendicularly nearest location among the pixels within the pixel block of $m_h \times m_v$ of 525i signals as an input picture signal Vin mentioned above In quest of the distance to the pixel (the shortest pixel) in the horizontal nearest location, it considers as Topology h.

[0088] Thus, when the 3rd conversion approach (525i) is chosen, in the topology generating circuit 139, the topology h and v about each pixel which constitutes the unit pixel block of $n_h \times n_v$ is generated corresponding to each of the field of odd number and even number.

[0089] Moreover, the picture signal processing section 110 has the normalization

coefficient memory 138 which stores the normalization multiplier generation circuit 137 which calculates the normalization multiplier S corresponding to the multiplier data W_i ($i=1-n$) of the Gentlemen phase information h and v on each class generated in the multiplier generation circuit 136 by (6) types, and the normalization multiplier S generated here for every class. The class code CL outputted to the normalization coefficient memory 138 from the class composition circuit 126 mentioned above reads, it will be supplied as address information, the normalization multiplier S corresponding to the class code CL will be read from this normalization coefficient memory 138, and the normalized-arithmetic circuit 128 mentioned later will be supplied.

[0090]

[Equation 5]

×

[0091] Moreover, the picture signal processing section 110 has the presumed prediction arithmetic circuit 127 which calculates the data of each pixel within the unit pixel block which constitutes the output picture signal V_{out} from the data x_i of a prediction tap alternatively taken out by the 1st tap selection circuitry 121, and the multiplier data W_i read from a coefficient memory 134.

[0092] In this presumed prediction arithmetic circuit 127, the pixel data which constitute the output picture signal V_{out} are generated for every unit pixel block. namely, -- this -- presumption -- prediction -- an arithmetic circuit -- 127 -- **** -- the -- one -- a tap -- a selection circuitry -- 121 -- a unit -- a pixel -- a block -- inside -- each -- a pixel (attention pixel) -- having corresponded -- prediction -- a tap -- data -- x_i -- a coefficient memory -- 134 -- the -- a unit -- a pixel -- a block -- constituting -- each -- a pixel -- having corresponded -- a multiplier -- data -- W_i -- supplying -- having -- a unit -- a pixel -- a block -- constituting -- each -- a pixel -- data -- respectively -- an individual -- an exception -- having mentioned above -- (-- four --) -- a formula -- presumption -- a formula -- calculating -- having -- .

[0093] for example, in the presumed prediction arithmetic circuit 127, when the 1st conversion approach (1080i) is chosen When the data of 81 pixels which constitute a unit pixel block are generated instantaneous and the 2nd conversion approach (XGA) is chosen When the data of 128 pixels which constitute a unit pixel block are generated instantaneous and the 3rd conversion approach (525i) is chosen further The pixel data of the individual ($n_h \times n_v$) (n_h and n_v change with the assignment scale factors of a display image) which constitutes a unit pixel block are generated instantaneous.

[0094] The picture signal processing section 110 moreover, the data y_1-y_P (number of the pixel from which P constitutes a unit block) of each pixel within the unit pixel

block which constitutes the output picture signal V_{out} by which a sequential output is carried out from a presumed prediction arithmetic circuit 127. It is read from the normalization coefficient memory 138, and has the normalized-arithmetic circuit 128 which does a division and normalizes by the normalization multiplier S corresponding to the multiplier data W_i ($i=1-n$) used for each generation. Not mentioning above, either -- although it asks for presumed-type multiplier data by the generation formula from multiplier kind data in the multiplier generation circuit 136, it is not guaranteed that, as for the multiplier data generated, total of the multiplier data W_i ($i=1-n$) is set to 1.0 including a rounding error. Therefore, the data y_1-y_P of each pixel calculated in the presumed prediction arithmetic circuit 127 become what carried out level variation according to the rounding error. As mentioned above, the fluctuation is removable by normalizing in the normalized-arithmetic circuit 128.

[0095] moreover, data y_1' of the pixel within the unit pixel block by which it normalizes the picture signal processing section 110 in the normalization arithmetic circuit 128, and sequential supply is carried out -- y_P' -- the 1- it outputs in the format specified by the 3rd conversion approach, and has the after-treatment circuit 129 which acquires the output picture signal V_{out} . That is, from this after-treatment circuit 129, when the 1st conversion approach is chosen, 1080i signals are outputted, when the 2nd conversion approach is chosen, an XGA signal is outputted, and when the 3rd conversion approach is chosen further, 525i signals are outputted. The assignment information of operation on this after-treatment circuit 129 is supplied from a register 130, as mentioned above.

[0096] Next, actuation of the picture signal processing section 110 is explained. The data (pixel data) of the space class tap located around each pixel within the unit pixel block which constitutes the output picture signal V_{out} which should be created from the 2nd tap selection circuitry 122 (attention pixel) are alternatively taken out from 525i signals as an input picture signal V_{in} memorized by buffer memory 109. In this case, in the 2nd tap selection circuitry 122, selection of a tap is performed based on the tap positional information corresponding to the conversion approach which is supplied from a register 132 and which was chosen by the user, and the motion class detected in the motion class detector 125.

[0097] The data of a space class tap alternatively taken out by this 2nd tap selection circuitry 122 are supplied to the space class detector 124. In this space class detector 124, ADRC processing is performed to each pixel data as data of a space class tap, and the re-quantization code Q_i as class information on a space class (mainly class classification for the wave expression in space) is obtained (refer to (1) type).

[0098] Moreover, the data (pixel data) of the motion class tap located around each pixel within the unit pixel block which constitutes the output picture signal V_{out} which should be created from the 3rd tap selection circuitry 123 (attention pixel) are alternatively taken out from 525i signals as an input picture signal V_{in} memorized by

buffer memory 109. In this case, in the 3rd tap selection circuitry 123, selection of a tap is performed based on the tap positional information corresponding to the conversion approach which is supplied from a register 133 and which was chosen by the user.

[0099] The data of a motion class tap alternatively taken out by this 3rd tap selection circuitry 123 are supplied to the motion class detector 125. It moves by this motion class detector 125 from each pixel data as data of a motion class tap, and the class information MV on a class (class classification for mainly expressing extent of a motion) is acquired in it.

[0100] This motion information MV and the re-quantization code Q_i mentioned above are supplied to the class composition circuit 126. In this class composition circuit 126, the class code CL which shows the class to which each pixel within that unit pixel block (attention pixel) belongs for every unit pixel block which constitutes the output picture signal Vout which should be created from these motion information MV and a re-quantization code Q_i is obtained one by one (refer to (3) types). And this class code CL is read to a coefficient memory 134 and the normalization coefficient memory 138, and is supplied as address information.

[0101] The presumed-type multiplier data W_i ($i=1-n$) of each class corresponding to the topology h and v of each pixel within the unit pixel block which constitutes the output picture signal Vout generated in the topology generating circuit 139 are generated and stored in a coefficient memory 134 in the multiplier generation circuit 136. Moreover, the normalization multiplier S corresponding to the multiplier data W_i ($i=1-n$) of each class generated in the multiplier generation circuit 136 as mentioned above, and Gentlemen phase information is generated and stored in the normalization coefficient memory 138 in the normalization multiplier generation circuit 137.

[0102] By the class code CL reading and being supplied as address information, as mentioned above to the coefficient memory 134, the multiplier data W_i in the Gentlemen phase information corresponding to the class code CL are read from this coefficient memory 134, and the presumed prediction arithmetic circuit 127 is supplied. Moreover, the data (pixel data) of the prediction tap located around each pixel within the unit pixel block which constitutes the output picture signal Vout which should be created from the 1st tap selection circuitry 121 (attention pixel) are alternatively taken out from 525i signals as an input picture signal Vin memorized by buffer memory 109. In this case, in the 1st tap selection circuitry 121, selection of a tap is performed based on the tap positional information corresponding to the conversion approach which is supplied from a register 131 and which was chosen by the user. The data x_i of a prediction tap alternatively taken out by this 1st tap selection circuitry 121 are supplied to the presumed prediction arithmetic circuit 127.

[0103] In the presumed prediction arithmetic circuit 127, the data y_1-y_P of each pixel within the unit pixel block which constitutes the output picture signal Vout which should be created from data x_i of a prediction tap and multiplier data W_i in the

Gentlemen phase information read from a coefficient memory 134 calculate instantaneous (refer to (4) types). And the data y_1 – y_P of each pixel within the unit pixel block which constitutes the output picture signal V_{out} by which a sequential output is carried out from this presumed prediction arithmetic circuit 127 are supplied to the normalized–arithmetic circuit 128.

[0104] As mentioned above to the normalization coefficient memory 138, the class code CL reads and it is supplied as address information, and from this normalization coefficient memory 138, the normalization multiplier S corresponding to the multiplier data W_i used for the operation of the data y_1 – y_P outputted from the normalization multiplier S 127 corresponding to the class code CL, i.e., a presumed prediction arithmetic circuit, is read, and the normalized–arithmetic circuit 128 is supplied. In the normalization arithmetic circuit 128, by the normalization multiplier S which corresponds, respectively, the division of the data y_1 – y_P outputted from the presumed prediction arithmetic circuit 127 is done, and it normalizes them. Thereby, the level variation of the data y_1 – y_P based on the rounding error at the time of asking for presumed–type (referring to (4) types) multiplier data by the generation formula (referring to (5) types) using multiplier kind data is removed.

[0105] Thus, data y_1' of each pixel within the unit pixel block by which a sequential output is normalized and carried out in the normalization arithmetic circuit 128 – y_P' are supplied to the after–treatment circuit 129. It is outputted in the format specified by the 3rd conversion approach. this after–treatment circuit 129 -- data $y_1' - y_P'$ -- the 1– as an output picture signal V_{out} When the 1st conversion approach is chosen, 1080i signals are outputted, when the 2nd conversion approach is chosen, an XGA signal is outputted, and when the 3rd conversion approach is chosen further, 525i signals are outputted.

[0106] As mentioned above, using the value of the topology h and v generated in the multiplier kind data and the topology generating circuit 139 of each class which are loaded from the information memory bank 135, for every class, the presumed–type multiplier data W_i corresponding to the value of Topology h and v are generated, and this is stored in a coefficient memory 134 in the multiplier generation circuit 136. And the data y_1 – y_P of each pixel within the unit pixel block which constitutes the output picture signal V_{out} from this coefficient memory 134 in the presumed prediction arithmetic circuit 127 using the multiplier data W_i in the Gentlemen phase information read corresponding to the class code CL calculate. Therefore, when performing format conversion to 1080i signals or an XGA signal, and conversion in further various image sizes, memory which stores a lot of multiplier data is made as it is unnecessary.

[0107] As mentioned above, multiplier kind data are memorized by the information memory bank 135 for every class. This multiplier kind data is beforehand generated by study.

[0108] First, an example of this generation method is explained. (5) The example which asks for the multiplier kind data w_{10} – w_{n9} which are multiplier data in the

generation type of a formula shall be shown. Here, t_i ($i=0-9$) is defined like (7) types for the following explanation.

$t_0=1, t_1=v, t_2=h, t_3=v^2, t_4=vh, t_5=h^2, t_6=v^3, t_7=v^2h, t_8=vh^2, t_9=h^3 \dots$ (7)

If this (7) type is used, (5) types will be rewritten like (8) types.

[0109]

[Equation 6]

×

[0110] Finally, it asks for an undetermined coefficient w_{xy} by study. Namely, the multiplier value which makes a square error min is determined using the pixel data of a student signal, and the pixel data of a teacher signal for every class. It is a solution method by the so-called least square method. In the remainder [in / for the number of study / the study data of m and eye k ($1 \leq k \leq m$) watch], when total of e_k and a square error is set to E , E is expressed with (9) types using (4) types and (5) types. Here, the k -th pixel data [in / in x_{ik} / the i -th prediction tap location of a student image] and y_k express the k -th pixel data of the teacher image corresponding to it.

[0111]

[Equation 7]

×

[0112] In the solution method by the least square method, w_{xy} from which the partial differential by w_{xy} of (9) types is set to 0 is calculated. This is shown by (10) types.

[0113]

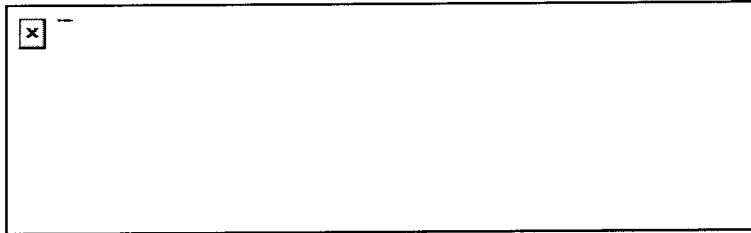
[Equation 8]

×

[0114] Hereafter, a definition of X_{ipjq} and Y_{ip} rewrites (10) types like (13) types like (11) types and (12) types using a matrix.

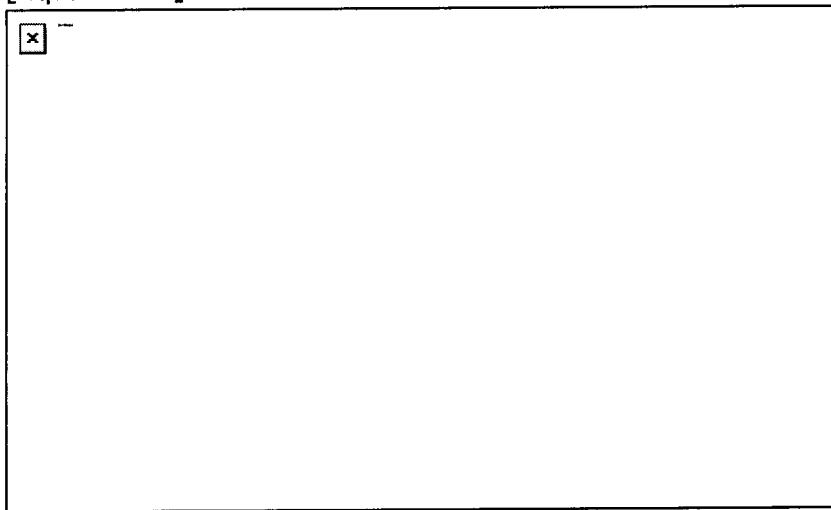
[0115]

[Equation 9]



[0116]

[Equation 10]



[0117] Generally this equation is called the normal equation. This normal equation is swept out, and is solved about wxy using law (method of elimination of Gauss–Jordan) etc., and multiplier kind data are computed.

[0118] Drawing 2 shows the concept of the generation method of the multiplier kind data mentioned above. SD signal (525i signals) as a student signal is generated from HD signal (1050i signals) as a teacher signal.

[0119] Drawing 3 shows the pixel physical relationship of 525i signals and 1050i signals. A big dot is the pixel of 525i signals here, and a small dot is the pixel of 1050i signals. Moreover, a continuous line shows the pixel location of the odd number field, and the broken line shows the pixel location of the even number field.

[0120] Eight steps of phases of this SD signal are shifted perpendicularly horizontally in four steps, and the $8 \times 2 = 16$ kind SD signals SD1–SD16 are generated. Drawing 4 shows eight steps of phase shift conditions V1–V8 to a perpendicular direction. Here, pixel spacing of the perpendicular direction of SD signal is 16, and let down be a

positive direction. Moreover, "o" expresses the odd number field and "e" expresses the even number field.

[0121] As for the condition of V1, the shift amount of SD signal is set to 0, and the pixel of HD signal comes to have the phase of 4, 0, -4, and -8 to the pixel of SD signal in this case. As for the condition of V2, the shift amount of SD signal is set to 1, and the pixel of HD signal comes to have the phase of 7, 3, -1, and -5 to the pixel of SD signal in this case. As for the condition of V3, the shift amount of SD signal is set to 2, and the pixel of HD signal comes to have the phase of 6, 2, -2, and -6 to the pixel of SD signal in this case. As for the condition of V4, the shift amount of SD signal is set to 3, and the pixel of HD signal comes to have the phase of 5, 1, -3, and -7 to the pixel of SD signal in this case.

[0122] As for the condition of V5, the shift amount of SD signal is set to 4, and the pixel of HD signal comes to have the phase of 4, 0, -4, and -8 to the pixel of SD signal in this case. As for the condition of V6, the shift amount of SD signal is set to 5, and the pixel of HD signal comes to have the phase of 7, 3, -1, and -5 to the pixel of SD signal in this case. As for the condition of V7, the shift amount of SD signal is set to 6, and the pixel of HD signal comes to have the phase of 6, 2, -2, and -6 to the pixel of SD signal in this case. As for the condition of V8, the shift amount of SD signal is set to 7, and the pixel of HD signal comes to have the phase of 5, 1, -3, and -7 to the pixel of SD signal in this case.

[0123] Drawing 5 shows four steps of phase shift conditions H1-H4 to a horizontal direction. Here, horizontal pixel spacing of SD signal is 8, and let the right be a positive direction.

[0124] As for the condition of H1, the shift amount of SD signal is set to 0, and the pixel of HD signal comes to have the phase of 0 and -4 to the pixel of SD signal in this case. As for the condition of H2, the shift amount of SD signal is set to 1, and the pixel of HD signal comes to have the phase of 3 and -1 to the pixel of SD signal in this case. As for the condition of H3, the shift amount of SD signal is set to 2, and the pixel of HD signal comes to have the phase of 2 and -2 to the pixel of SD signal in this case. Furthermore, as for the condition of H4, the shift amount of SD signal is set to 3, and the pixel of HD signal comes to have the phase of 1 and -3 to the pixel of SD signal in this case.

[0125] Drawing 6 shows eight steps of phases of the pixel of HD signal at the time of centering on the pixel of SD signal perpendicularly about 32 kinds of SD signals which four steps were shifted horizontally and acquired, as mentioned above. That is, the pixel of HD signal comes to have the phase shown by - in drawing to the pixel of SD signal.

[0126] As returned and mentioned above to drawing 2, it learns perpendicularly between a total of 32 kinds of SD signals and HD signals which four steps were made to shift eight steps horizontally, and were acquired, and multiplier kind data are generated.

[0127] Drawing 7 shows the configuration of the multiplier kind data generation equipment 150 which generates multiplier kind data with the concept mentioned above. The input terminal 151 into which, as for this multiplier kind data generation equipment 150, HD signal (1050i signals) as a teacher signal is inputted, SD signal generation circuit 152A which performs horizontal and vertical interlacing processing to this HD signal, and acquires SD signal as an input signal, Eight steps of phases of this SD signal are shifted horizontally perpendicularly at four steps, and it has phase shift circuit 152B for acquiring a total of 32 kinds of SD signals SD1-SD32. The parameters H and V which specify the phase shift value to a perpendicular direction and a horizontal direction are inputted into this phase shift circuit 152B. Although this phase shift circuit 152B consists of filters of the property of $\sin x/x$, another filter in which other phase shifts are possible may be used for it. The approach of extracting only a phase needed from an over sampling technique filter as other examples of a filter etc. is mentioned.

[0128] moreover, the 1- which multiplier kind data generation equipment 150 takes out alternatively the data of two or more SD pixels located around the attention pixel concerning HD signal (1050i signals) from the SD signals SD1-SD32 outputted from phase shift circuit 152B, and is outputted -- it has the 3rd tap selection circuitry 153-155.

[0129] these the 1- the 1- of the picture signal processing section 110 which the 3rd tap selection circuitry 153-155 mentioned above -- it is constituted like the 3rd tap selection circuitry 121-123. these the 1- the tap chosen by the 3rd tap selection circuitry 153-155 is specified by the tap positional information from the tap selection-control section 156. Moreover, the class information MV on the motion class outputted from the motion class detector 158 mentioned later is supplied to the tap selection-control circuit 156. It is made for whether the tap positional information of a motion supplied to the 2nd tap selection circuitry 154 is large to differ from whether it is small by this.

[0130] Moreover, multiplier kind data generation equipment 150 detects the level distribution pattern of the data (SD pixel data) of a space class tap alternatively taken out by the 2nd tap selection circuitry 154, detects a space class based on this level distribution pattern, and has the space class detector 157 which outputs that class information. This space class detector 157 is constituted like the space class detector 124 of the picture signal processing section 110 mentioned above. From this space class detector 157, the re-quantization code Q_i for every SD pixel data as data of a space class tap is outputted as class information which shows a space class.

[0131] Moreover, multiplier kind data generation equipment 150 detects the motion class for mainly expressing extent of a motion with the 3rd tap selection circuitry 155 from the data (SD pixel data) of a motion class tap taken out alternatively, and has the motion class detector 158 which outputs the class information MV. This motion class detector 158 is constituted like the motion class detector 125 of the picture

signal processing section 110 mentioned above. inter-frame [from the data (SD pixel data) of a motion class tap alternatively taken out by the 3rd tap selection circuitry 155 in this motion class detector 158] -- difference is computed, threshold processing is further performed to the average of the absolute value of that difference, and the motion class which is the index of a motion is detected.

[0132] Moreover, multiplier kind data generation equipment 150 has the class composition circuit 159 for obtaining the class code CL which shows the re-quantization code Q_i as class information on the space class outputted from the space class detector 157, and the class to which the attention pixel concerning HD signal (1050i signals) belongs based on the class information MV on the motion class outputted from the motion class detector 158. It is constituted like [this class composition circuit 159] the class composition circuit 126 of the picture signal processing section 110 mentioned above.

[0133] Moreover, each HD pixel data y as attention pixel data obtained from HD signal with which multiplier kind data generation equipment 150 is supplied to an input terminal 151. The data x_i of a prediction tap alternatively taken out by the 1st tap selection circuitry 153 respectively corresponding to each of this HD pixel data y (SD pixel data), The class code CL outputted from the class composition circuit 159 respectively corresponding to each HD pixel data y . It has the normal equation generation section 160 which generates the normal equation (refer to (13) equations) for obtaining the multiplier kind data w_{10} – w_{n9} for every class from the parameters H and V of the phase shift value to a perpendicular direction and a horizontal direction.

[0134] In this case, although study data are generated in the combination of HD pixel data y of a piece, and n prediction tap pixel data corresponding to it. Sequential generation of 32 kinds of SD signals SD1–SD32 with which a sequential change of the parameters H and V to phase shift circuit 152B was made, and the horizontal and vertical phase shift value changed gradually is carried out. Thereby in the normal-equation generation section 160, the normal equation with which many study data were registered is generated. Thus, it becomes possible to ask for the multiplier kind data for obtaining the pixel data of an arbitration phase by carrying out sequential generation of the SD signals SD1–SD32, and registering study data.

[0135] in addition -- not illustrating, either -- timing doubling of SD pixel data x_i supplied to the normal-equation generation section 160 from this 1st tap selection circuitry 153 can be performed by arranging the delay circuit for time amount doubling in the preceding paragraph of the 1st tap selection circuitry 153.

[0136] Moreover, the data of the normal equation generated for every class in the normal-equation generation section 160 are supplied, and multiplier kind data generation equipment 150 solves a normal equation for every class, and has the multiplier kind data decision section 161 which asks for the multiplier kind data w_{10} – w_{n9} of each class, and the multiplier kind memory 162 which memorizes these called-for multiplier kind data w_{10} – w_{n9} . In the multiplier kind data decision section 161, a

normal equation sweeps out, for example, it is solved by law etc., and the multiplier data w_{10} – w_{n9} are called for.

[0137] Actuation of the multiplier kind data generation equipment 150 shown in drawing 7 is explained. HD signal (1050i signals) as a teacher signal is supplied to an input terminal 151, and infanticide processing horizontal at SD signal generation circuit 152A and vertical is performed to this HD signal, and SD signal (525i signals) as a student signal is generated. Moreover, this SD signal is supplied to phase shift circuit 152B, eight steps of phases of this SD signal are shifted perpendicularly horizontally in four steps (refer to drawing 4 and drawing 5), and sequential generation of 32 kinds of SD signals SD1–SD32 is carried out.

[0138] The data (SD pixel data) of the space class tap located around the attention pixel concerning HD signal by the 2nd tap selection circuitry 154 are alternatively taken out from these SD signals SD1–SD32. In this 2nd tap selection circuitry 154, selection of a tap is performed based on the tap positional information corresponding to the motion class which is supplied from the tap selection–control circuit 156 and which is detected in the motion class detector 158.

[0139] The data (SD pixel data) of a space class tap alternatively taken out by this 2nd tap selection circuitry 154 are supplied to the space class detector 157. In this space class detector 157, ADRC processing is performed to each SD pixel data as data of a space class tap, and the re–quantization code Q_i as class information on a space class (mainly class classification for the wave expression in space) is obtained (refer to (1) type).

[0140] Moreover, the data (SD pixel data) of the motion class tap located around the attention pixel concerning HD signal by the 3rd tap selection circuitry 155 are alternatively taken out from the SD signals SD1–SD32 acquired by phase shift circuit 152B. In this case, in the 3rd tap selection circuitry 155, selection of a tap is performed based on the tap positional information supplied from the tap selection–control circuit 156.

[0141] The data (SD pixel data) of a motion class tap alternatively taken out by this 3rd tap selection circuitry 155 are supplied to the motion class detector 158. It moves by this motion class detector 158 from each SD pixel data as data of a motion class tap, and the class information MV on a class (class classification for mainly expressing extent of a motion) is acquired in it.

[0142] This motion information MV and the re–quantization code Q_i mentioned above are supplied to the class composition circuit 159. In this class composition circuit 159, the class code CL which shows the class to which the attention pixel concerning HD signal belongs is obtained from these motion information MV and the re–quantization code Q_i (refer to (3) types).

[0143] Moreover, the data (SD pixel data) of the prediction tap located around the attention pixel concerning HD signal by the 1st tap selection circuitry 153 are alternatively taken out from the SD signals SD1–SD32 acquired by phase shift circuit

152B. In this case, in the 1st tap selection circuitry 153, selection of a tap is performed based on the tap positional information supplied from the tap selection-control circuit 156.

[0144] And each HD pixel data y as attention pixel data obtained from HD signal supplied to an input terminal 151. The data x_i of a prediction tap alternatively taken out by the 1st tap selection circuitry 153 respectively corresponding to each of this HD pixel data y (SD pixel data), The class code CL outputted from the class composition circuit 159 respectively corresponding to each HD pixel data y . In the normal-equation generation section 160, the normal equation (refer to (13) equations) for generating the multiplier kind data $w_{10}-w_{n9}$ is generated for every class from the parameters H and V of the phase shift value to a perpendicular direction and a horizontal direction.

[0145] And the normal equation is solved in the multiplier kind data decision section 161, the multiplier kind data $w_{10}-w_{n9}$ for every class are called for, and the multiplier kind data $w_{10}-w_{n9}$ are memorized by the multiplier kind memory 162 by which address division was carried out according to the class.

[0146] Thus, in the multiplier kind data generation equipment 150 shown in drawing 7, the multiplier kind data $w_{10}-w_{n9}$ of each class memorized by the information memory bank 135 of the picture signal processing section 110 of drawing 1 are generable.

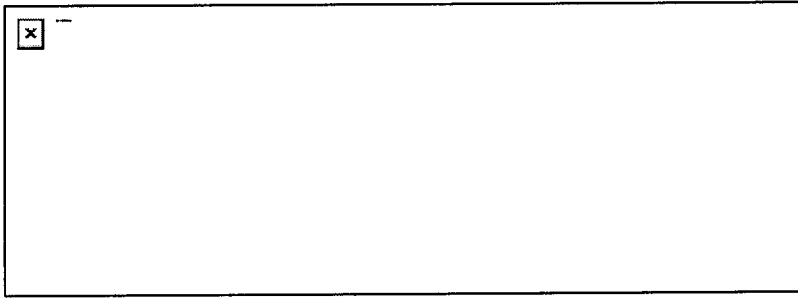
[0147] Next, other examples of the generation method of multiplier kind data are explained. Also in this example, the example which asks for the multiplier kind data $w_{10}-w_{n9}$ which are multiplier data in the generation type of (5) types mentioned above shall be shown.

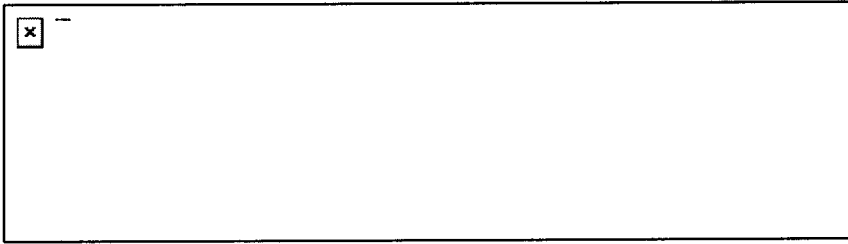
[0148] Drawing 8 shows the concept of this example. Like an example of the generation method of the multiplier kind data mentioned above, with Parameters H and V , four steps are made to shift eight steps perpendicularly horizontally, and sequential generation of 32 kinds of SD signals is carried out. And it learns between each SD signal and HD signal, and the presumed-type multiplier data W_i of (4) types are generated. And multiplier kind data are generated using the multiplier data W_i generated corresponding to each SD signal.

[0149] First, how to ask for presumed-type multiplier data is explained. Here, the example which asks for the presumed-type multiplier data W_i ($i=1-n$) of (4) types with the least square method shall be shown. The observation equation of (14) equations is considered as an accepted example, using Y as a forecast for X by using input data and W as multiplier data. In this (14) type, m shows the number of study data and n shows the number of prediction taps.

[0150]

[Equation 11]

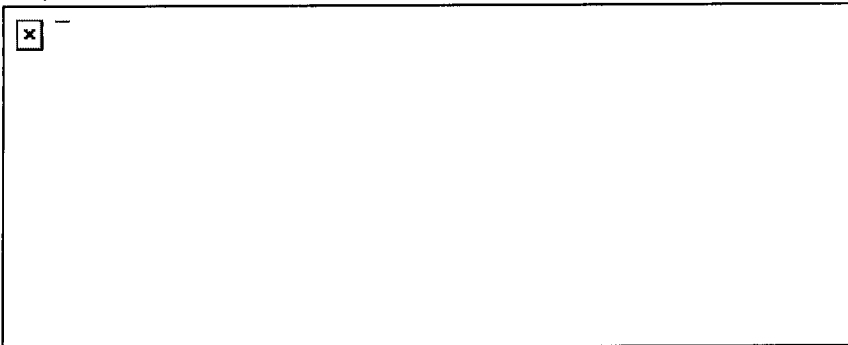




[0157] And the normal equation of (15) equations and (19) equations to (20) equations is obtained.

[0158]

[Equation 15]



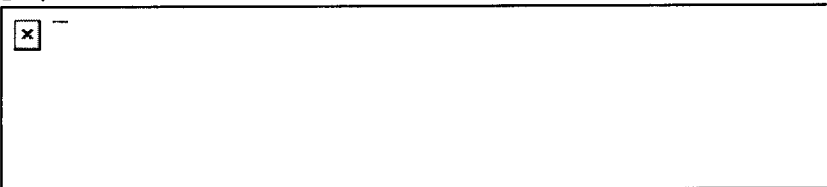
[0159] (20) since the normal equation of an equation can form the equation of the same number as several n of an unknown -- every -- the most probable value of W_i can be calculated. In this case, it will sweep out and simultaneous equations will be solved using law etc.

[0160] Next, how to ask for the multiplier kind data which use the multiplier data generated corresponding to each SD signal is explained. The multiplier data of a certain class based on the study using SD signal corresponding to Parameters H and V presuppose that it was set to $kvhi$. Here, i is the number of a prediction tap. It asks for the multiplier kind data of this class from this $kvhi$.

[0161] Each multiplier data W_i ($i=1-n$) is expressed by (5) formulas mentioned above using the multiplier kind data $w_{10}-w_{n9}$. Here, considering using the least square method to the multiplier data W_i , the remainder is expressed with (21) types.

[0162]

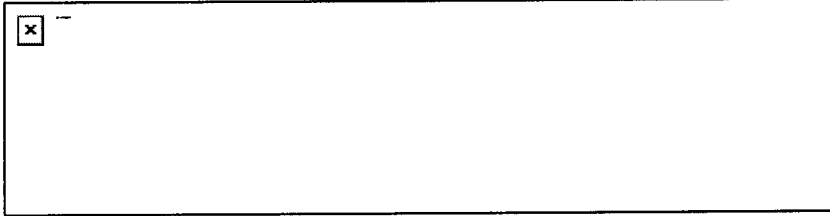
[Equation 16]



[0163] Here, t_j is shown in above-mentioned (7) types. (21) (22) types will be obtained if the least square method is made to act on a formula.

[0164]

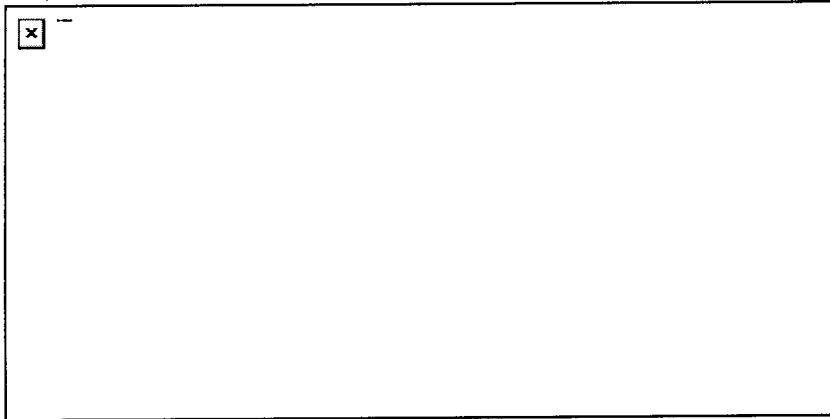
[Equation 17]



[0165] Here, if X_{jk} and Y_j are defined like (23) types and (24) types, respectively, (22) types will be rewritten like (25) types. This (25) equation is also a normal equation and can compute the multiplier kind data $w_{10}-w_{n9}$ by sweeping out this equation and solving by general solution methods, such as law.

[0166]

[Equation 18]



[0167] Drawing 9 shows the configuration of multiplier kind data generation equipment 150' which generates multiplier kind data based on the concept shown in drawing 8. In this drawing 9, the same sign is given to drawing 7 and a corresponding part, and that detail explanation is omitted.

[0168] Each HD pixel data y as attention pixel data obtained from HD signal with which multiplier kind data generation equipment 150' is supplied to an input terminal 151. The data x_i of a prediction tap alternatively taken out by the 1st tap selection circuitry 153 respectively corresponding to each of this HD pixel data y (SD pixel data), It has the normal equation generation section 171 which generates the normal equation (refer to (20) equations) for obtaining the multiplier data W_i ($i=1-n$) for every class from the class code CL outputted from the class composition circuit 159 respectively corresponding to each HD pixel data y .

[0169] In this case, although study data are generated in the combination of HD pixel data y of a piece, and n prediction tap pixel data corresponding to it, a sequential change of the parameters H and V to phase shift circuit 152B is made, sequential generation of 32 kinds of SD signals SD1-SD32 is carried out, and generation of study

data is performed between HD signal and each SD signal, respectively. Thereby, in the normal-equation generation section 171, each SD signal corresponds, respectively and the normal equation for obtaining the multiplier data W_i ($i=1-n$) is generated for every class.

[0170] Moreover, the data of the normal equation with which multiplier kind data generation equipment 150' was generated in the normal-equation generation section 171 are supplied. The multiplier data decision section 172 which solves the normal equation and asks for the multiplier data W_i of each class corresponding to each SD signal, respectively, The multiplier data W_i of each class corresponding to each of this SD signal are used, and it has the normal equation generation section 173 which generates the normal equation (refer to (25) equations) for obtaining the multiplier kind data $w_{10}-w_{n9}$ for every class.

[0171] Moreover, the data of the normal equation with which multiplier kind data generation equipment 150' was generated for every class in the normal-equation generation section 173, The multiplier kind data decision section 174 which the parameters H and V of the phase shift value to a perpendicular direction and a horizontal direction are supplied, solves a normal equation for every class, and asks for the multiplier kind data $w_{10}-w_{n9}$ of each class, It has the multiplier kind memory 162 which memorizes these called-for multiplier kind data $w_{10}-w_{n9}$.

[0172] Others of multiplier kind data generation equipment 150' shown in drawing 9 are constituted like the multiplier kind data generation equipment 150 shown in drawing 7 . The actuation of multiplier kind data generation equipment 150' shown in drawing 9 is explained. HD signal (1050i signals) as a teacher signal is supplied to an input terminal 151, and infanticide processing horizontal at SD signal generation circuit 152A and vertical is performed to this HD signal, and SD signal (525i signals) as a student signal is generated. Moreover, this SD signal is supplied to phase shift circuit 152B, eight steps of phases of this SD signal are shifted perpendicularly horizontally in four steps (refer to drawing 4 and drawing 5), and sequential generation of 32 kinds of SD signals SD1-SD32 is carried out.

[0173] The data (SD pixel data) of the space class tap located around the attention pixel concerning HD signal (1050i signals) by the 2nd tap selection circuitry 154 are alternatively taken out from these SD signals SD1-SD32. In this 2nd tap selection circuitry 154, selection of a tap is performed based on the tap positional information corresponding to the motion class which is supplied from the tap selection-control circuit 156 and which is detected in the motion class detector 158.

[0174] The data (SD pixel data) of a space class tap alternatively taken out by this 2nd tap selection circuitry 154 are supplied to the space class detector 157. In this space class detector 157, ADRC processing is performed to each SD pixel data as data of a space class tap, and the re-quantization code Q_i as class information on a space class (mainly class classification for the wave expression in space) is obtained (refer to (1) type).

[0175] Moreover, the data (SD pixel data) of the motion class tap located around the attention pixel concerning HD signal by the 3rd tap selection circuitry 155 are alternatively taken out from the SD signals SD1–SD32 acquired by phase shift circuit 152B. In this case, in the 3rd tap selection circuitry 155, selection of a tap is performed based on the tap positional information supplied from the tap selection–control circuit 156.

[0176] The data (SD pixel data) of a motion class tap alternatively taken out by this 3rd tap selection circuitry 155 are supplied to the motion class detector 158. It moves by this motion class detector 158 from each SD pixel data as data of a motion class tap, and the class information MV on a class (class classification for mainly expressing extent of a motion) is acquired in it.

[0177] This motion information MV and the re–quantization code Q_i mentioned above are supplied to the class composition circuit 159. In this class composition circuit 159, the class code CL which shows the class to which the attention pixel concerning HD signal belongs is obtained from these motion information MV and the re–quantization code Q_i (refer to (3) types).

[0178] Moreover, the data (SD pixel data) of the prediction tap located around the attention pixel concerning HD signal by the 1st tap selection circuitry 153 are alternatively taken out from the SD signals SD1–SD32 acquired by phase shift circuit 152B. In this case, in the 1st tap selection circuitry 153, selection of a tap is performed based on the tap positional information supplied from the tap selection–control circuit 156.

[0179] And each HD pixel data y as attention pixel data obtained from HD signal supplied to an input terminal 151 The data x_i of a prediction tap alternatively taken out by the 1st tap selection circuitry 153 respectively corresponding to each of this HD pixel data y (SD pixel data), From the class code CL outputted from the class composition circuit 159 respectively corresponding to each HD pixel data y , in the normal equation generation section 171 Each SD signal generated in SD signal generation circuit 152 corresponds, respectively, and the normal equation (refer to (20) equations) for obtaining the multiplier data W_i ($i=1-n$) is generated for every class.

[0180] And the normal equation is solved in the multiplier data decision section 172, and the multiplier data W_i of each class corresponding to each SD signal are called for, respectively. In the normal–equation generation section 173, the normal equation (refer to (25) equations) for obtaining the multiplier kind data $w_{10}-w_{n9}$ is generated for every class from the parameters H and V of the phase shift value to the multiplier data W_i , and the perpendicular direction and horizontal direction of each class corresponding to each of this SD signal, respectively.

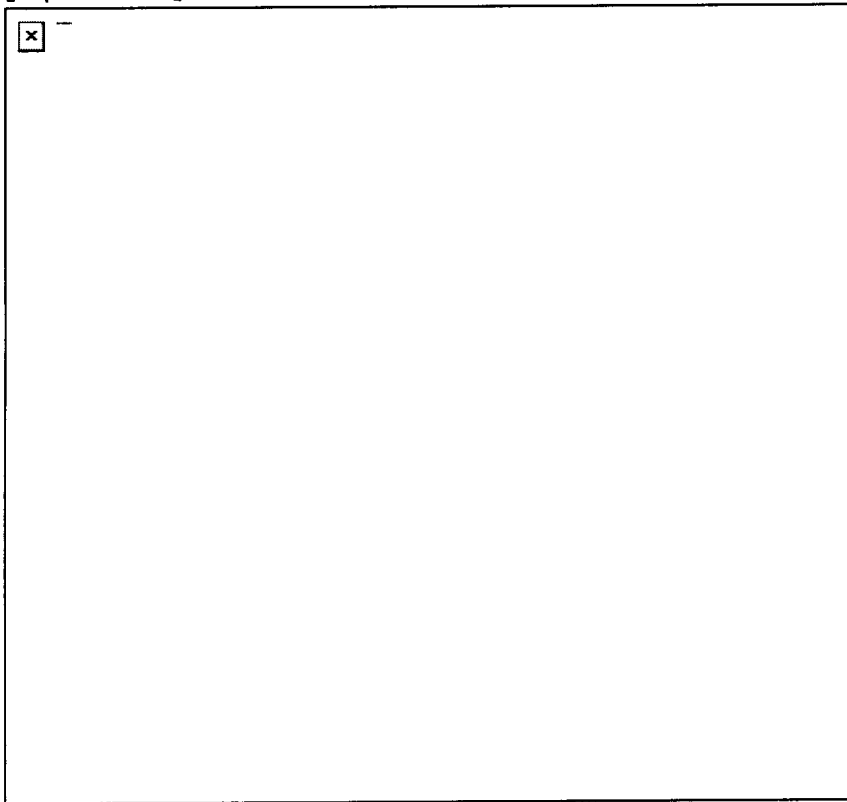
[0181] And the normal equation is solved in the multiplier kind data decision section 174, the multiplier kind data $w_{10}-w_{n9}$ of each class are called for, and the multiplier kind data $w_{10}-w_{n9}$ are memorized by the multiplier kind memory 162 by which address division was carried out according to the class.

[0182] Thus, also in multiplier kind data generation equipment 150' shown in drawing 9, the multiplier kind data w_{10} – w_{n9} of each class memorized by the information memory bank 135 of the picture signal processing section 110 of drawing 1 are generable.

[0183] In addition, although the generation type of (5) types was used in the picture signal processing section 110 of drawing 1 in order to generate the multiplier data W_i ($i=1-n$), (26) types, (27) types, etc. may be used and the polynomial from which the degree differed further, and the formula expressed with other functions can also be realized, for example.

[0184]

[Equation 19]



[0185] In addition, it is also possible to realize processing in the picture signal processing section 110 of drawing 1 by software with the picture signal processor 300 as shown in drawing 10.

[0186] First, the picture signal processor 300 shown in drawing 10 is explained. This picture signal processor 300 has CPU301 which controls actuation of the whole equipment, and RAM (random access memory)303 which constitutes the working area of ROM (read only memory)302 and CPU301 where a program of operation, multiplier kind data, etc. of this CPU301 were stored. These [CPU301, ROM302, and RAM303] are connected to the bus 304, respectively.

[0187] Moreover, the picture signal processor 300 has the hard disk drive (HDD) 305

as external storage, and the floppy disk drive (FDD) 307 which drives the floppy (trademark) disk 306. These drives 305,307 are connected to the bus 304, respectively.

[0188] Moreover, the picture signal processor 300 has the communications department 308 which connects with the communication networks 400, such as the Internet, by the cable or wireless. This communications department 308 is connected to the bus 304 through the interface 309.

[0189] Moreover, the picture signal processor 300 is equipped with the user interface section. This user interface section has the remote control signal receive circuit 310 which receives the remote control signal RM from the remote control transmitter 200, and the display 311 which consists of LCD (liquid crystal display) etc. A receiving circuit 310 is connected to a bus 304 through an interface 312, and the display 311 is similarly connected to the bus 304 through the interface 313.

[0190] Moreover, the picture signal processor 300 has the input terminal 314 for inputting 525i signals as an input picture signal V_{in} , and the output terminal 315 for outputting the output picture signal V_{out} . An input terminal 314 is connected to a bus 304 through an interface 316, and an output terminal 315 is similarly connected to a bus 304 through an interface 317.

[0191] Here, it can download through the communications department 308 from the communication networks 400, such as the Internet, instead of storing a processing program, multiplier kind data, etc. in ROM302 beforehand, as mentioned above, and can also be used, being able to accumulate in a hard disk or RAM303. Moreover, you may make it offer these processing programs, multiplier kind data, etc. by the floppy disk 306.

[0192] Moreover, instead of inputting 525i signals as an input picture signal V_{in} from an input terminal 314, it records on the hard disk beforehand, or you may download through the communications department 308 from the communication networks 400, such as the Internet. Moreover, instead of outputting the output picture signal V_{out} to an output terminal 315, a display 311 is supplied in parallel to it, and image display may be carried out, it may store in a hard disk further, or you may make it send out to the communication networks 400, such as the Internet, through the communications department 308.

[0193] Procedure is explained in order to acquire the output picture signal V_{out} with reference to the flow chart of drawing 11 from the input picture signal V_{in} in the picture signal processor 300 shown in drawing 10 .

[0194] First, processing is started at a step ST 1 and the input picture signal V_{in} is inputted per a frame unit or field at a step ST 2. When this input picture signal V_{in} is inputted from an input terminal 314, it is this input picture signal V_{in} . The pixel data to constitute are temporarily stored in RAM303. Moreover, this input picture signal V_{in} When recorded on the hard disk, this input picture signal V_{in} is read by the hard disk drive 307, and it is this input picture signal V_{in} . The pixel data to constitute are

temporarily stored in RAM303. And it judges whether processing of all the frames of the input picture signal Vin or all the fields has finished with a step ST 3. When processing has finished, it is a step ST 4 and processing is ended. On the other hand, when processing has not finished, it progresses to a step ST 5.

[0195] At this step ST 5, the topology h and v of each pixel within the unit pixel block which constitutes the output picture signal Vout is generated using the value of n/m corresponding to the conversion approach (the scale factor of a display image is also included) by which the user operated and chose the remote control transmitter 200. And the topology h and v of each pixel within a unit pixel block and the multiplier kind data of each class are used at a step ST 6, and a generation type (for example, (5) types) generates the presumed-type (refer to (4) types) multiplier data Wi of each class respectively corresponding to each pixel within a unit pixel block.

[0196] Next, corresponding to the pixel data within the unit pixel block which constitutes the output picture signal Vout which should be generated, the pixel data of a class tap and a prediction tap are acquired from the pixel data of the input picture signal Vin inputted at a step ST 2 at a step ST 7. And it judges whether the processing which obtains the pixel data of the output picture signal Vout in all the fields of the pixel data of the input picture signal Vin inputted at a step ST 8 was completed. When having ended, it moves to a step ST 2 at the input process of return, the following frame, or the input picture signal Vin of the field. On the other hand, when processing is not completed, it progresses to a step ST 9.

[0197] At this step ST 9, the class code CL is generated from the pixel data of the class tap acquired at a step ST 7. And the multiplier data and SD pixel data of a prediction tap corresponding to the class code CL are used at a step ST 10, a presumed type generates the data of each pixel within the unit pixel block which constitutes the output picture signal Vout, and the processing same with having returned to a step ST 7 and having mentioned above after that is repeated.

[0198] Thus, by processing along with the flow chart shown in drawing 11, the inputted pixel data of the input picture signal Vin can be processed, and the pixel data of the output picture signal Vout can be obtained. As mentioned above, are outputted to an output terminal 315, or a display 311 is supplied, the image by it is displayed, or the output picture signal Vout which processed in this way and was acquired is further supplied to a hard disk drive 305, and is recorded on a hard disk.

[0199] Moreover, although illustration of a processor is omitted, it is also possible to realize processing in the multiplier kind data generation equipment 150 of drawing 7 by software.

[0200] With reference to the flow chart of drawing 12, the procedure for generating multiplier kind data is explained. First, processing is started at a step ST 21 and the phase shift value (for example, specified with Parameters H and V) of SD signal used for study at a step ST 22 is chosen. And it judges whether study finished with a step ST 23 to all phase shift values. When study has finished to no phase shift values, it

progresses to a step ST 24.

[0201] At this step ST 24, known HD pixel data are inputted per a frame unit or field. And it judges whether processing was completed about all HD pixel data at a step ST 25. When it ends, it returns to a step ST 22 and the same processing is repeated with having chosen and mentioned the following phase shift value above. On the other hand, when having not ended, it progresses to a step ST 26.

[0202] At this step ST 26, SD pixel data with which the phase shift only of the phase shift value chosen at a step ST 22 was carried out are generated from HD pixel data inputted at a step ST 24. And corresponding to each HD pixel data inputted at a step ST 24, the pixel data of a class tap and a prediction tap are acquired from SD pixel data generated at a step ST 26 at a step ST 27. And it judges whether study processing is ended in all the fields of SD pixel data generated at a step ST 28. When having ended study processing, it returns to a step ST 24, the processing same with having mentioned above by performing the following HD pixel entry of data is repeated, and on the other hand, when having not ended study processing, it progresses to a step ST 29.

[0203] At this step ST 29, the class code CL is generated from SD pixel data of the class tap acquired at a step ST 27. And a normal equation (refer to (13) equations) is generated at a step ST 30. After that, it returns to a step ST 27.

[0204] Moreover, when study finishes with a step ST 23 to all phase shift values, it progresses to a step ST 31. In this step ST 31, by sweeping out a normal equation and solving by law etc., the multiplier kind data of each class are computed, that multiplier kind data is saved in memory at a step ST 32, and processing is ended at a step ST 33 after that.

[0205] Thus, the multiplier kind data of each class can be obtained by processing along with the flow chart shown in drawing 12 by the same technique as the multiplier kind data generation equipment 150 shown in drawing 7 .

[0206] Moreover, although illustration of a processor is omitted, the processing in multiplier kind data generation equipment 150' of drawing 9 is also realizable with software.

[0207] With reference to the flow chart of drawing 13 , the procedure for generating multiplier kind data is explained. First, processing is started at a step ST 41 and the phase shift value (for example, specified with Parameters H and V) of SD signal used for study at a step ST 42 is chosen. And it judges whether the calculation processing of multiplier data to all phase shift values was completed at a step ST 43. When having not ended, it progresses to a step ST 44.

[0208] At this step ST 44, known HD pixel data are inputted per a frame unit or field. And it judges whether processing was completed about all HD pixel data at a step ST 45. When having not ended, it is a step ST 46 and SD pixel data with which the phase shift only of the phase shift value chosen at a step ST 42 was carried out are generated from HD pixel data inputted at a step ST 44.

[0209] And corresponding to each HD pixel data inputted at a step ST 44, the pixel data of a class tap and a prediction tap are acquired from SD pixel data generated at a step ST 46 at a step ST 47. And it judges whether study processing is ended in all the fields of SD pixel data generated at a step ST 48. When having ended study processing, it returns to a step ST 44, the processing same with having mentioned above by performing the following HD pixel entry of data is repeated, and on the other hand, when having not ended study processing, it progresses to a step ST 49.

[0210] At this step ST 49, the class code CL is generated from SD pixel data of the class tap acquired at a step ST 47. And the normal equation (refer to (20) equations) for obtaining multiplier data at a step ST 50 is generated. After that, it returns to a step ST 47.

[0211] When processing is completed about all HD pixel data at the step ST 45 mentioned above, it is a step ST 51, and the multiplier data of each class are computed by sweeping out the normal equation generated at a step ST 50, and solving by law etc. After that, it returns to a step ST 42, the same processing is repeated with having chosen and mentioned the following phase shift value above, and it asks for the multiplier data of each class corresponding to the following phase shift value.

[0212] Moreover, when the calculation processing of multiplier data to all phase shift values is completed at the above-mentioned step ST 43, it progresses to a step ST 52. At this step ST 52, the normal equation (refer to (25) equations) for asking for multiplier kind data is generated from the multiplier data to all phase shift values.

[0213] And by sweeping out the normal equation generated at a step ST 52 by the step ST 53, and solving by law etc., the multiplier kind data of each class are computed, the multiplier kind data is saved in memory at a step ST 54, and processing is ended at a step ST 55 after that.

[0214] Thus, the multiplier kind data of each class can be obtained by processing along with the flow chart shown in drawing 13 by the same technique as multiplier kind data generation equipment 150' shown in drawing 9 .

[0215] In addition, in the gestalt of the above-mentioned implementation, although what used the linearity linear equation as a presumed equation at the time of generating HD signal was mentioned, it is not limited to this and an equation of higher degree may be used as a presumed equation.

[0216] Moreover, in the gestalt of the above-mentioned implementation, the class code CL is detected, and although the presumed prediction operation showed what uses the multiplier data W_i according to this class code, what omitted the detection section of the class code CL is considered. In that case, the multiplier kind data stored in the information memory bank 135 become only one kind.

[0217] Moreover, the output picture signal V_{out} outputted from the picture signal processing section 110 is supplied to the display section 111, and although what displays the image by that output picture signal V_{out} was shown, this output picture

signal Vout is supplied to recording devices, such as a video tape recorder, and you may make it record it in the gestalt of the above-mentioned implementation. In that case, you may process so that it may become the optimal DS for record in the part of the after-treatment circuit 129.

[0218] Moreover, although the example changed into 525i signals for obtaining the display image with which 1080i signals as an output picture signal Vout and an XGA signal differ 525i signals as an input picture signal Vin from a scale factor in the gestalt of the above-mentioned implementation was shown As for this invention, it is needless to say that it is applicable similarly [in the case of others which are not limited to it and change the 1st picture signal into the 2nd picture signal using a presumed type].

[0219] Moreover, in the gestalt of the above-mentioned practice, although the case where an information signal was a picture signal was shown, this invention is not limited to this. For example, when an information signal is a sound signal, this invention can be applied similarly.

[0220]

[Effect of the Invention] In case the 1st information signal is changed into the 2nd information signal according to this invention The topology of the observing point which starts the 2nd information signal from a format or the conversion information on size is acquired. Based on this topology, presumed-type multiplier data are generated from multiplier kind data. When asking for the information data of the observing point which starts the 2nd information signal using this multiplier data and performing various formats or conversion in size, memory which stores a lot of multiplier data is made as it is unnecessary, and can be constituted cheaply.

[0221] Moreover, according to this invention, it asks for total of the presumed-type multiplier data generated using multiplier kind data, and by that total, the division of the information data of the observing point generated using the presumed type is done, they are normalized, and the level variation of the information data of the observing point by the rounding error at the time of asking for presumed-type multiplier data by the generation formula using multiplier kind data can be removed.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the configuration of the television receiver as a gestalt of operation.

[Drawing 2] It is drawing showing the concept of an example of the generation method of multiplier kind data.

[Drawing 3] It is drawing showing the pixel physical relationship of 525i signals (SD signal) and 1050i signals (HD signal).

[Drawing 4] It is drawing for explaining eight steps of phase shifts to a perpendicular direction.

[Drawing 5] It is drawing for explaining four steps of phase shifts to a horizontal direction.

[Drawing 6] It is drawing showing the phase relation between SD signal (525i signals) and HD signal (1050i signals).

[Drawing 7] It is the block diagram showing the example of a configuration of multiplier kind data generation equipment.

[Drawing 8] It is drawing showing the concept of other examples of the generation method of multiplier kind data.

[Drawing 9] It is the block diagram showing other examples of a configuration of multiplier kind data generation equipment.

[Drawing 10] It is the block diagram showing the example of a configuration of a picture signal processor for software to realize.

[Drawing 11] It is the flow chart which shows the procedure of a picture signal.

[Drawing 12] It is the flow chart which shows multiplier kind data generation processing (the 1).

[Drawing 13] It is the flow chart which shows multiplier kind data generation processing (the 2).

[Drawing 14] It is drawing showing the pixel physical relationship of 525i signals and 1080i signals.

[Drawing 15] It is drawing showing the phase relation of the perpendicular direction of the pixel of 525i signals and 1080i signals.

[Drawing 16] It is drawing showing the horizontal phase relation of the pixel of 525i signals and 1080i signals.

[Drawing 17] It is drawing showing the pixel physical relationship of 525i signals and an XGA signal.

[Drawing 18] It is drawing showing the phase relation of the perpendicular direction of the pixel of 525i signals and an XGA signal.

[Drawing 19] It is drawing showing the horizontal phase relation of the pixel of 525i signals and an XGA signal.

[Description of Notations]

100 ... A television receiver, 101 ... A system controller, 102 ... Remote control signal receive circuit, 105 ... A receiving antenna, 106 ... A tuner, 109 ... Buffer memory, 110 ... The picture signal processing section, 111 ... The display section, 121 ... The 1st tap selection circuitry, 122 ... The 2nd tap selection circuitry, 123 ... The 3rd tap selection circuitry, 124 ... A space class detector, 125 ... Motion class detector, 126 ... A class composition circuit, 127 ... A presumed prediction arithmetic circuit, 128 ... Normalized-arithmetic circuit, 129 ... An after-treatment circuit, 130-133 ... A register,

134 ... Coefficient memory, 135 ... An information memory bank, 136 ... A multiplier generation circuit, 137 ... Normalization multiplier generation circuit, 138 ... A normalization coefficient memory, 139 ... A topology generating circuit, 150,150' ... Multiplier kind data generation equipment, 151 ... An input terminal, a 152 A...SD signals generation circuit, 152B ... Phase shift circuit, 153 ... The 1st tap selection circuitry, 154 ... The 2nd tap selection circuitry, 155 ... The 3rd tap selection circuitry, 156 ... Tap selection-control circuit, 157 ... A space class detector, 158 ... Motion class detector, 159 ... A class composition circuit, 160,171,173 ... Normal equation generation section, 161,174 ... The multiplier kind data decision section, 162 ... Multiplier kind memory, 172 ... The multiplier data decision section, 200 ... A remote control transmitter, 300 ... Picture signal processor, 301 [... Bus,] ... CPU, 302 ... ROM, 303 ... RAM, 304 305 ... A hard disk drive, 307 ... Floppy disk drive, 308 [... A display, 314 / ... An input terminal, 315 / ... An output terminal, 400 / ... Communication network] ... 309 The communications department, 312,313,316,317 ... An interface, 310 ... A remote control signal receive circuit, 311

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2002-196737
(P2002-196737A)

(43)公開日 平成14年7月12日(2002.7.12)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
G 0 9 G 5/00	5 1 0	G 0 9 G 5/00	5 1 0 S 5 C 0 6 3
	5 5 0		5 5 0 H 5 C 0 8 2
5/391		H 0 4 N 7/01	J
H 0 4 N 7/01		G 0 9 G 5/00	5 2 0 V

審査請求 未請求 請求項の数22 O L (全 32 頁)

(21)出願番号 特願2000-395873(P2000-395873)

(22)出願日 平成12年12月26日(2000.12.26)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 近藤 哲二郎

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72)発明者 立平 靖

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(74)代理人 100090376

弁理士 山口 邦夫 (外1名)

最終頁に続く

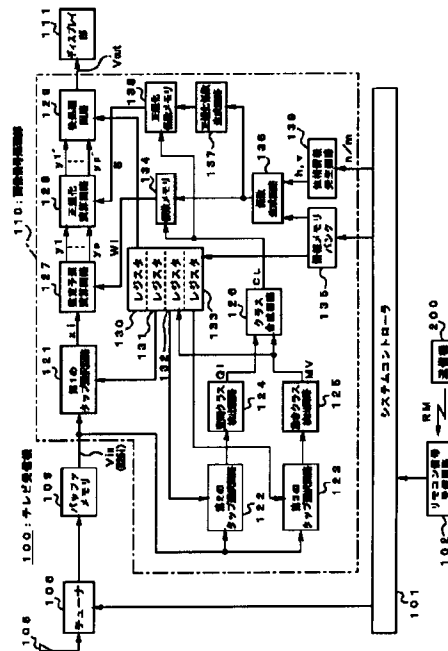
(54)【発明の名称】 情報信号処理装置、情報信号処理方法、画像信号処理装置およびそれを使用した画像表示装置、
それに使用される係数種データ生成装置および生成方法、並びに情報提供媒体

(57)【要約】

テレビ受信機

【課題】種々のフォーマット又はサイズへの変換を行う場合に大量の係数データを格納しておくメモリを不要とする。

【解決手段】画像信号処理部110で入力画像信号Vinを、出力画像信号Vout(1080i信号、XGA信号等、あるいは倍率の異なる表示画像を得るための525i信号)に変換する。Vinより選択的に取り出された、Voutを構成する単位画素ブロック内の各画素(注目画素)に対応するタップのデータよりクラスコードCLを得る。係数生成回路136では、各クラスの係数種データと、位相情報発生回路139で発生された上述の注目画素の位相情報h、vに基づいて、上述の注目画素のデータ算出時に使用する各クラスの係数データを生成する。演算回路127で、上述の注目画素に対応するタップのデータxiと、メモリ134よりクラスコードCLで読み出された係数データWiとから、推定式を使用して、上述の注目画素のデータを演算する。



【特許請求の範囲】

【請求項1】 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する情報信号処理装置であって、フォーマットまたはサイズの変換情報を入力する変換情報入力手段と、

上記変換情報入力手段で入力された上記変換情報を、上記第2の情報信号に係る注目点の位相情報に変換する情報変換手段と、

推定式の係数データを生成するための、上記位相情報をパラメータとする生成式の係数データである係数種データが記憶された第1のメモリ手段と、

上記第1のメモリ手段に記憶されている係数種データと上記情報変換手段で変換して得られた上記注目点の位相情報とを用いて上記生成式によって生成され、上記注目点の位相情報に対応した上記推定式の係数データを発生する係数データ発生手段と、

上記第1の情報信号から、上記第2の情報信号に係る注目点の周辺に位置する複数の第1の情報データを選択する第1のデータ選択手段と、

上記係数データ発生手段で発生された上記係数データと上記第1のデータ選択手段で選択された上記複数の第1の情報データとから、上記推定式を用いて上記注目点の情報データを算出して得る演算手段とを備えることを特徴とする情報信号処理装置。

【請求項2】 上記第1の情報信号から、上記第2の情報信号に係る注目点の周辺に位置する複数の第2の情報データを選択する第2のデータ選択手段と、

上記第2のデータ選択手段で選択された上記第2の情報データに基づいて、上記注目点が属するクラスを検出するクラス検出手段とをさらに備え、

上記第1のメモリ手段には、上記クラス検出手段で検出されるクラス毎に予め求められた上記係数種データが記憶されており、

上記係数データ発生手段は、上記クラス検出手段で検出されたクラスおよび上記注目点の位相情報に対応した上記推定式の係数データを発生することを特徴とする請求項1に記載の情報信号処理装置。

【請求項3】 上記係数データ発生手段は、

上記第1のメモリ手段に記憶されている係数種データと上記情報変換手段で変換して得られた上記注目点の位相情報とを用い、上記生成式により、上記クラス検出手段で検出されるクラス毎に上記推定式の係数データを生成する係数データ生成手段と、

上記係数データ生成手段で生成された各クラスにおける上記推定式の係数データを記憶する第2のメモリ手段と、

上記第2のメモリ手段より上記クラス検出手段で検出されたクラスに対応した上記推定式の係数データを読み出して出力する係数データ読み出し手段とを有してなるこ

とを特徴とする請求項2に記載の情報信号処理装置。

【請求項4】 上記係数データ発生手段で発生される上記推定式の係数データの総和を求める加算手段と、

上記演算手段で得られた上記注目点の情報データを上記総和で除算して正規化する正規化手段とをさらに備えることを特徴とする請求項1に記載の情報信号処理装置。

【請求項5】 複数の画素データからなる第1の画像信号を複数の画素データからなる第2の画像信号に変換する画像信号処理装置であって、

フォーマットまたはサイズの変換情報を入力する変換情報入力手段と、

上記変換情報入力手段で入力された上記変換情報を、上記第2の画像信号に係る注目画素の位相情報に変換する情報変換手段と、

推定式の係数データを生成するための、上記位相情報をパラメータとする生成式の係数データである係数種データが記憶されたメモリ手段と、

上記メモリ手段に記憶されている係数種データと上記情報変換手段で変換して得られた上記注目画素の位相情報とを用いて上記生成式によって生成され、上記注目画素の位相情報に対応した上記推定式の係数データを発生する係数データ発生手段と、

上記第1の画像信号から、上記第2の画像信号に係る注目画素の周辺に位置する複数の画素データを選択するデータ選択手段と、

上記係数データ発生手段で発生された上記係数データと上記データ選択手段で選択された上記複数の画素データとから、上記推定式を用いて上記注目画素の画素データを算出して得る演算手段とを備えることを特徴とする画像信号処理装置。

【請求項6】 複数の画素データからなる第1の画像信号を入力する画像信号入力手段と、

上記画像信号入力手段より入力された上記第1の画像信号を複数の画素データからなる第2の画像信号に変換して出力する画像信号処理手段と、

上記画像信号処理手段より出力される上記第2の画像信号による画像を画像表示素子に表示する画像表示手段と、

上記画像表示素子に表示される画像のフォーマットまたはサイズに対応した変換情報を入力する変換情報入力手段とを有してなり、

上記画像信号処理手段は、

上記変換情報入力手段で入力された上記変換情報を、上記第2の画像信号に係る注目画素の位相情報に変換する情報変換手段と、

推定式の係数データを生成するための、上記位相情報をパラメータとする生成式の係数データである係数種データが記憶された第1のメモリ手段と、

上記第1のメモリ手段に記憶されている係数種データと上記情報変換手段で変換して得られた上記注目画素の位

相情報とを用いて上記生成式によって生成され、上記注目画素の位相情報に対応した上記推定式の係数データを発生する係数データ発生手段と、

上記第1の画像信号から、上記第2の画像信号に係る注目画素の周辺に位置する複数の第1の画素データを選択する第1のデータ選択手段と、

上記係数データ発生手段で発生された上記係数データと上記第1のデータ選択手段で選択された上記複数の第1の画素データとから、上記推定式を用いて上記注目画素の画素データを算出して得る演算手段とを備えることを特徴とする画像表示装置。

【請求項7】 上記第1の画像信号から、上記第2の画像信号に係る注目画素の周辺に位置する複数の第2の画素データを選択する第2のデータ選択手段と、

上記第2のデータ選択手段で選択された上記第2の画素データに基づいて、上記注目画素が属するクラスを検出するクラス検出手段とをさらに備え、

上記第1のメモリ手段には、上記クラス検出手段で検出されるクラス毎に予め求められた上記係数種データが記憶されており、

上記係数データ発生手段は、上記クラス検出手段で検出されたクラスおよび上記注目画素の位相情報に対応した上記推定式の係数データを発生することを特徴とする請求項6に記載の画像表示装置。

【請求項8】 上記係数データ発生手段は、上記第1のメモリ手段に記憶されている係数種データと上記情報変換手段で変換して得られた上記注目画素の位相情報とを用い、上記生成式により、上記クラス検出手段で検出されるクラス毎に上記推定式の係数データを生成する係数データ生成手段と、

上記係数データ生成手段で生成された各クラスにおける上記推定式の係数データを記憶する第2のメモリ手段と、

上記第2のメモリ手段より上記クラス検出手段で検出されたクラスに対応した上記推定式の係数データを読み出して出力する係数データ読み出し手段とを有してなることを特徴とする請求項7に記載の画像表示装置。

【請求項9】 上記係数データ発生手段で発生される上記推定式の係数データの総和を求める加算手段と、上記演算手段で得られた上記注目画素の画素データを上記総和で除算して正規化する正規化手段とをさらに備えることを特徴とする請求項6に記載の画像表示装置。

【請求項10】 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する情報信号処理方法であって、

フォーマットまたはサイズの変換情報を入力する第1のステップと、

上記第1のステップで入力された上記変換情報を、上記第2の情報信号に係る注目点の位相情報に変換する第2のステップと、

推定式の係数データを生成する、上記位相情報をパラメータとする生成式の係数データである係数種データと、上記第2のステップで変換して得られた上記注目点の位相情報とを用いて、上記生成式により、上記注目点の位相情報に対応した上記推定式の係数データを生成する第3のステップと、

上記第1の情報信号から、上記第2の情報信号に係る注目点の周辺に位置する複数の第1の情報データを選択する第4のステップと、

上記第3のステップで生成された上記係数データと上記第4のステップで選択された上記複数の第1の情報データとから、上記推定式を用いて上記注目点の情報データを算出して得る第5のステップとを備えることを特徴とする情報信号処理方法。

【請求項11】 上記第1の情報信号から、上記第2の情報信号に係る注目点の周辺に位置する複数の第2の情報データを選択する第6のステップと、

上記第6のステップで選択された上記複数の第2の情報データに基づいて上記注目点が属するクラスを検出する第7のステップとをさらに備え、

上記第3のステップでは、上記第7のステップで検出されたクラスおよび上記注目点の位相情報に対応した上記推定式の係数データを生成することを特徴とする請求項10に記載の情報信号処理方法。

【請求項12】 上記第3のステップは、上記第7のステップで検出されるクラス毎に予め求められた推定式の係数データを生成するための生成式の係数データである係数種データと上記第2のステップで変換して得られた上記注目点の位相情報とを用いて、上記生成式により、上記クラス毎に上記推定式の係数データを生成するステップと、

上記生成された各クラスにおける上記推定式の係数データをメモリ手段に記憶するステップと、

上記メモリ手段より上記第7のステップで検出されたクラスに対応した上記推定式の係数データを読み出して出力するステップとを有することを特徴とする請求項11に記載の情報信号処理方法。

【請求項13】 上記第3のステップで発生される上記推定式の係数データの総和を求める第8のステップと、上記第5のステップで得られた上記注目点の情報データを上記第8のステップで求められる上記総和で除算して正規化する第9のステップとをさらに備えることを特徴とする請求項10に記載の情報信号処理方法。

【請求項14】 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換するために、

フォーマットまたはサイズの変換情報を入力する第1のステップと、

上記第1のステップで入力された上記変換情報を、上記第2の情報信号に係る注目点の位相情報に変換する第2

のステップと、

推定式の係数データを生成するための、上記位相情報をパラメータとする生成式の係数データである係数種データと、上記第2のステップで変換して得られた上記注目点の位相情報とを用いて、上記生成式により、上記注目点の位相情報に対応した上記推定式の係数データを生成する第3のステップと、

上記第1の情報信号から、上記第2の情報信号に係る注目点の周辺に位置する複数の第1の情報データを選択する第4のステップと、

上記第3のステップで生成された上記係数データと上記第4のステップで選択された上記複数の第1の情報データとから、上記推定式を用いて上記注目点の情報データを算出して得る第5のステップとを実行するためのコンピュータプログラムを提供する情報提供媒体。

【請求項15】 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための、位相情報をパラメータとする生成式の係数データである係数種データを生成する装置であって、教師信号を間引き処理して生徒信号を得る信号処理手段と、

上記生徒信号の情報データ位置に対する上記教師信号の情報データ位置の位相が順次変化するように、上記生徒信号の位相をシフトする位相シフト手段と、

上記位相シフト手段で位相シフトされた上記生徒信号から、上記教師信号に係る注目点の周辺に位置する複数の第1の情報データを選択する第1のデータ選択手段と、上記第1のデータ選択手段で選択された上記複数の第1の情報データおよび上記教師信号に係る注目点の情報データから、上記係数種データを得るための正規方程式を生成する正規方程式生成手段と、

上記正規方程式を解いて上記係数種データを得る係数種データ演算手段とを備えることを特徴とする係数種データ生成装置。

【請求項16】 上記位相シフト手段で位相シフトされた上記生徒信号から、上記教師信号に係る注目点の周辺に位置する複数の第2の情報データを選択する第2のデータ選択手段と、

上記第2のデータ選択手段で選択された上記複数の第2の情報データに基づいて、上記注目点が属するクラスを検出するクラス検出手段とをさらに備え、

上記正規方程式生成手段は、上記クラス検出手段で検出されたクラス、上記第1のデータ選択手段で選択された上記複数の第1の情報データおよび上記教師信号に係る注目点の情報データから、クラス毎に、上記係数種データを得るための正規方程式を生成し、

上記係数種データ演算手段は、上記クラス毎の正規方程式を解いて、クラス毎に上記係数種データを得ることを特徴とする請求項15に記載の係数種データ生成装置。

【請求項17】 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための、位相情報をパラメータとする生成式の係数データである係数種データを生成する方法であって、教師信号を間引き処理して生徒信号を得る第1のステップと、

上記生徒信号の情報データ位置に対する上記教師信号の情報データ位置の位相が順次変化するように、上記生徒信号の位相をシフトする第2のステップと、

上記第2のステップで位相シフトされた上記生徒信号から、上記教師信号に係る注目点の周辺に位置する複数の情報データを選択する第3のステップと、

上記第3のステップで選択された上記複数の情報データおよび上記教師信号に係る注目点の情報データから、上記係数種データを得るための正規方程式を生成する第4のステップと、

上記第4のステップで生成された上記正規方程式を解いて上記係数種データを得る第5のステップとを備えることを特徴とする係数種データ生成方法。

【請求項18】 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための、位相情報をパラメータとする生成式の係数データである係数種データを生成するために、教師信号を間引き処理して生徒信号を得る第1のステップと、

上記生徒信号の情報データ位置に対する上記教師信号の情報データ位置の位相が順次変化するように、上記生徒信号の位相をシフトする第2のステップと、

上記第2のステップで位相シフトされた上記生徒信号から、上記教師信号に係る注目点の周辺に位置する複数の情報データを選択する第3のステップと、

上記第3のステップで選択された上記複数の情報データおよび上記教師信号に係る注目点の情報データから、上記係数種データを得るための正規方程式を生成する第4のステップと、

上記第4のステップで生成された上記正規方程式を解いて上記係数種データを得る第5のステップとを実行するためのコンピュータプログラムを提供する情報提供媒体。

【請求項19】 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための、位相情報をパラメータとする生成式の係数データである係数種データを生成する装置であって、教師信号を間引き処理して生徒信号を得る信号処理手段と、

上記生徒信号の情報データ位置に対する上記教師信号の情報データ位置の位相が順次変化するように、上記生徒

信号の位相をシフトする位相シフト手段と、
上記位相シフト手段で位相シフトされた上記生徒信号から、上記教師信号に係る注目点の周辺に位置する複数の第1の情報データを選択する第1のデータ選択手段と、
上記第1のデータ選択手段で選択された上記複数の第1の情報データおよび上記教師信号に係る注目点の情報データから、上記生徒信号の位相シフト値毎に上記推定式の係数データを得るための第1の正規方程式を生成する第1の正規方程式生成手段と、
上記第1の正規方程式を解いて、上記位相シフト値毎に上記推定式の係数データを得る係数データ演算手段と、
上記係数データ演算手段で得られた上記位相シフト値毎の係数データから、上記係数種データを得るための第2の正規方程式を生成する第2の正規方程式生成手段と、
上記第2の正規方程式を解いて、上記係数種データを得る係数種データ演算手段とを備えることを特徴とする係数種データ生成装置。

【請求項20】 上記位相シフト手段で位相シフトされた上記生徒信号から、上記教師信号に係る注目点の周辺に位置する複数の第2の情報データを選択する第2のデータ選択手段と、

上記第2のデータ選択手段で選択された上記複数の第2の情報データに基づいて、上記注目点が属するクラスを検出するクラス検出手段とをさらに備え、

上記第1の正規方程式生成手段は、上記クラス検出手段で検出されたクラス、上記第1のデータ選択手段で選択された上記複数の第1の情報データおよび上記教師信号に係る注目点の情報データから、上記クラス検出手段で検出されるクラスおよび上記生徒信号の位相シフト値の組み合わせ毎に上記推定式の係数データを得るための第1の正規方程式を生成し、

上記係数データ演算手段は、上記第1の正規方程式を解いて、上記組み合わせ毎に上記推定式の係数データを得、

上記第2の正規方程式生成手段は、上記係数データ演算手段で得られた上記組み合わせ毎の係数データから、クラス毎に、上記係数種データを得るための第2の正規方程式を生成し、

上記係数種データ演算手段は、上記第2の正規方程式を解いて、上記クラス毎に上記係数種データを得ることを特徴とする請求項19に記載の係数種データ生成装置。

【請求項21】 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための、位相情報をパラメータとする生成式の係数データである係数種データを生成する方法であって、

教師信号を間引き処理して生徒信号を得る第1のステップと、

上記生徒信号の情報データ位置に対する上記教師信号の情報データ位置の位相が順次変化するように、上記生徒

信号の位相をシフトする第2のステップと、

上記第2のステップで位相シフトされた上記生徒信号から、上記教師信号に係る注目点の周辺に位置する複数の情報データを選択する第3のステップと、

上記第3のステップで選択された上記複数の情報データおよび上記教師信号に係る注目点の情報データから、上記生徒信号の位相シフト値毎に上記推定式の係数データを得るための第1の正規方程式を生成する第4のステップと、

上記第4のステップで生成された上記第1の正規方程式を解いて、上記位相シフト値毎に上記推定式の係数データを得る第5のステップと、

上記第5のステップで得られた上記位相シフト値毎の係数データから、上記係数種データを得るための第2の正規方程式を生成する第6のステップと、

上記第6のステップで生成された上記第2の正規方程式を解いて、上記係数種データを得る第7のステップとを備えることを特徴とする係数種データ生成方法。

【請求項22】 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための、位相情報をパラメータとする生成式の係数データである係数種データを生成するために、

教師信号を間引き処理して生徒信号を得る第1のステップと、

上記生徒信号の情報データ位置に対する上記教師信号の情報データ位置の位相が順次変化するように、上記生徒信号の位相をシフトする第2のステップと、

上記第2のステップで位相シフトされた上記生徒信号から、上記教師信号に係る注目点の周辺に位置する複数の情報データを選択する第3のステップと、

上記第3のステップで選択された上記複数の情報データおよび上記教師信号に係る注目点の情報データから、上記生徒信号の位相シフト値毎に上記推定式の係数データを得るための第1の正規方程式を生成する第4のステップと、

上記第4のステップで生成された上記第1の正規方程式を解いて、上記位相シフト値毎に上記推定式の係数データを得る第5のステップと、

上記第5のステップで得られた上記位相シフト値毎の係数データから、上記係数種データを得るための第2の正規方程式を生成する第6のステップと、

上記第6のステップで生成された上記第2の正規方程式を解いて、上記係数種データを得る第7のステップとを実行するためのコンピュータプログラムを提供する情報提供媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、例えばフォーマットまたはサイズを変換する際に使用して好適な情報信

号処理装置、情報信号処理方法、画像信号処理装置およびそれを使用した画像表示装置、それに使用される係数種データ生成装置および生成方法、並びに情報提供媒体に関する。詳しくは、第1の情報信号を第2の情報信号に変換する際に、フォーマットまたはサイズの変換情報より第2の情報信号に係る注目点の位相情報を得、この位相情報に基づいて係数種データより推定式の係数データを生成し、この係数データを使用して第2の情報信号に係る注目点の情報データを求めることによって、種々のフォーマットまたはサイズへの変換を行う場合に大量の係数データを格納しておくメモリを不要とできる情報信号処理装置等に係るものである。

【0002】

【従来の技術】フォーマットまたは画像サイズを変換するためには、入力画像信号の画素データとは異なった位相の画素データを求めて出力画像信号を得る必要がある。この場合、変換後のフォーマットまたは画像サイズによって、入力画像信号の画素に対する出力画像信号の画素の位相関係が一義的に決まる。

【0003】フォーマット変換の例として、入力画像信号が525i信号であって出力画像信号が1080i信号である場合を説明する。525i信号は、ライン数が525本でインタレース方式の画像信号を意味し、1080i信号は、ライン数が1080本でインタレース方式の画像信号を意味する。図14は、525i信号と1080i信号の画素位置関係を示している。ここで、大きなドットが525i信号の画素であり、小さなドットが1080i信号の画素である。また、奇数フィールドの画素位置を実線で示し、偶数フィールドの画素位置を破線で示している。

【0004】525i信号を1080i信号に変換する場合、奇数、偶数のそれぞれのフィールドにおいて、525i信号の各4×4の画素ブロックに対応して1080i信号の9×9の画素ブロックを得る必要がある。

【0005】図15は、525i信号と1080i信号の画素の垂直方向の位相関係を示している。図中の1080i信号の画素のそれぞれに付された数値は、525i信号の画素からの垂直方向の最短距離を示している。この場合、525i信号の垂直方向の画素間隔は16とされている。このように1080i信号の画素のそれぞれに付された数値は、当該画素の525i信号の画素に対する垂直方向の位相情報を示すものとなる。

【0006】なお、この位相情報は、1080i信号の画素が525i信号の画素（最短距離にある画素）より上方向にある場合は負の値とされ、逆に下方向にある場合は正の値とされる。これは、後述するXGA信号と525i信号の垂直方向の位相関係を示す図においても同様である。

【0007】図16は、525i信号と1080i信号の画素の水平方向の位相関係を示している。図中の10

80i信号の画素のそれぞれに付された数値は、525i信号の画素からの水平方向の最短距離を示している。この場合、525i信号の水平方向の画素間隔は8とされている。このように1080i信号の画素にそれぞれ付された数値は、当該画素の525i信号の画素に対する水平方向の位相情報を示すものとなる。

【0008】なお、この位相情報は、1080i信号の画素が525i信号の画素（最短距離にある画素）より左方向にある場合は負の値とされ、逆に右方向にある場合は正の値とされる。これは、後述するXGA信号と525i信号の水平方向の位相関係を示す図においても同様である。

【0009】次に、フォーマット変換の例として、入力画像信号が525i信号であって出力画像信号がXGA信号である場合を説明する。XGA信号は解像度1024×768ドットの表示を行うためのプログレッシブ方式（ノンインタレース方式）の画像信号である。図17は、525i信号とXGA信号の画素位置関係を示している。ここで、大きなドットが525i信号の画素であり、小さなドットがXGA信号の画素である。また、525i信号に関しては、奇数フィールドの画素位置を実線で示し、偶数フィールドの画素位置を破線で示している。

【0010】525i信号をXGA信号に変換する場合、奇数、偶数のそれぞれのフィールドにおいて、525i信号の各5×5の画素ブロックに対応して1080i信号の8×16の画素ブロックを得る必要がある。

【0011】図18は、525i信号とXGA信号の画素の垂直方向の位相関係を示している。図中のXGA信号の画素のそれぞれに付された数値は、525i信号の画素からの垂直方向の最短距離を示している。この場合、525i信号の垂直方向の画素間隔は16とされている。このようにXGA信号の画素のそれぞれに付された数値は、当該画素の525i信号の画素に対する垂直方向の位相情報を示すものとなる。

【0012】図19は、525i信号とXGA信号の画素の水平方向の位相関係を示している。図中のXGA信号の画素のそれぞれに付された数値は、525i信号の画素からの水平方向の最短距離を示している。この場合、525i信号の水平方向の画素間隔は8とされている。このようにXGA信号の画素のそれぞれに付された数値は、当該画素の525i信号の画素に対する水平方向の位相情報を示すものとなる。

【0013】画像サイズ変換の例は特に示さないが、上述したフォーマット変換の場合と同様に、入力画像信号の画素に対する出力画像信号の画素の位相関係が一意的に決まる。例えば、画像サイズ（表示画像の拡大倍率）を垂直、水平とも9/4倍にする場合の位相関係は上述した525i信号と1080i信号の画素の位相関係と同じになる。

【0014】従来、フォーマットまたは画像サイズを変換するために入力画像信号の画素データより出力画像信号の画素データを得る際に、入力画像信号の画素に対する出力画像信号の画素の各位相に対応した推定式の係数データをメモリに格納しておき、この係数データを用いて推定式によって出力画像信号の画素データを求めることが提案されている。

【0015】

【発明が解決しようとする課題】上述したように、変換後のフォーマットまたは画像サイズが異なれば、入力画像信号の画素に対する出力画像信号の画素の位相関係は異なったものとなる。そのため、推定式の係数データをメモリに格納しておくものにあっては、種々のフォーマットまたはサイズへの変換を行う場合、それぞれのフォーマットまたはサイズに対応して係数データをメモリに格納しておく必要がある。したがって、その場合には、大量の係数データを格納しておくメモリが必要となり、変換装置が高価なものとなる等の不都合がある。

【0016】そこで、この発明では、種々のフォーマットまたはサイズへの変換をするために大量の係数データを格納しておくメモリを不要とできる情報信号処理装置等を提供することを目的とする。

【0017】

【課題を解決するための手段】この発明に係る情報信号処理装置は、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する情報信号処理装置であって、フォーマットまたはサイズの変換情報を入力する変換情報入力手段と、この変換情報入力手段で入力された変換情報を第2の情報信号に係る注目点の位相情報に変換する情報変換手段と、推定式の係数データを生成するための、位相情報をパラメータとする生成式の係数データである係数種データが記憶された第1のメモリ手段と、この第1のメモリ手段に記憶されている係数種データと情報変換手段で変換して得られた上記注目点の位相情報とを用いて上記生成式によって生成され、上記注目点の位相情報に対応した上記推定式の係数データを発生する係数データ発生手段と、第1の情報信号から、第2の情報信号に係る注目点の周辺に位置する複数の第1の情報データを選択する第1のデータ選択手段と、係数データ発生手段で発生された係数データと第1のデータ選択手段で選択された複数の第1の情報データとから、上記推定式を用いて上記注目点の情報データを算出して得る演算手段とを備えるものである。

【0018】また、この発明に係る情報信号処理方法は、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する情報信号処理方法であって、フォーマットまたはサイズの変換情報を入力する第1のステップと、この第1のステップで入力された変換情報を第2の情報信号に係る注目点の位

相情報に変換する第2のステップと、推定式の係数データを生成するための、位相情報をパラメータとする生成式の係数データである係数種データと第2のステップで変換して得られた上記注目点の位相情報とを用いて、上記生成式により、上記注目点の位相情報に対応した上記推定式の係数データを生成する第3のステップと、第1の情報信号から第2の情報信号に係る注目点の周辺に位置する複数の第1の情報データを選択する第4のステップと、第3のステップで生成された係数データと第4のステップで選択された複数の第1の情報データとから、上記推定式を用いて上記注目点の情報データを算出して得る第5のステップとを備えるものである。

【0019】また、この発明に係る情報提供媒体は、上述の情報信号処理方法の各ステップを実行するためのコンピュータプログラムを提供するものである。また、この発明に係る画像信号処理装置は、複数の画素データからなる第1の画像信号を複数の画素データからなる第2の画像信号に変換する画像信号処理装置であって、フォーマットまたはサイズの変換情報を入力する変換情報入力手段と、この変換情報入力手段で入力された上記変換情報を第2の画像信号に係る注目画素の位相情報に変換する情報変換手段と、推定式の係数データを生成するための、位相情報をパラメータとする生成式の係数データである係数種データが記憶されたメモリ手段と、このメモリ手段に記憶されている係数種データと情報変換手段で変換して得られた上記注目画素の位相情報とを用いて上記生成式によって生成され、上記注目画素の位相情報に対応した上記推定式の係数データを発生する係数データ発生手段と、第1の画像信号から第2の画像信号に係る注目画素の周辺に位置する複数の画素データを選択するデータ選択手段と、係数データ発生手段で発生された係数データとデータ選択手段で選択された複数の画素データとから、上記推定式を用いて上記注目画素の画素データを算出して得る演算手段とを備えるものである。

【0020】また、この発明に係る画像表示装置は、複数の画素データからなる第1の画像信号を入力する画像信号入力手段と、この画像信号入力手段より入力された第1の画像信号を複数の画素データからなる第2の画像信号に変換して出力する画像信号処理手段と、この画像信号処理手段より出力される第2の画像信号による画像を画像表示素子に表示する画像表示手段と、画像表示素子に表示される画像のフォーマットまたはサイズに対応した変換情報を入力する変換情報入力手段とを有してなるものである。そして、画像信号処理手段は、変換情報入力手段で入力された変換情報を第2の画像信号に係る注目画素の位相情報に変換する情報変換手段と、推定式の係数データを生成するための、位相情報をパラメータとする生成式の係数データである係数種データが記憶された第1のメモリ手段と、この第1のメモリ手段に記憶されている係数種データと情報変換手段で変換して得ら

れた上記注目画素の位相情報とを用いて上記生成式によって生成され、上記注目画素の位相情報に対応した上記推定式の係数データを発生する係数データ発生手段と、第1の画像信号から第2の画像信号に係る注目画素の周辺に位置する複数の第1の画素データを選択する第1のデータ選択手段と、係数データ発生手段で発生された係数データと第1のデータ選択手段で選択された複数の第1の画素データとから、上記推定式を用いて上記注目画素の画素データを算出して得る演算手段とを備えるものである。

【0021】この発明においては、フォーマットまたはサイズの変換情報が入力され、この変換情報は第2の情報信号に係る注目点の位相情報に変換される。ここで、情報信号は、例えば画像信号や音声信号である。情報信号が画像信号である場合、変換後のフォーマットまたは画像サイズによって入力画像信号の画素に対する出力画像信号の画素の位相関係が一意的に決まる。また、第1の情報信号から第2の情報信号に係る注目点の周辺に位置する複数の第1の情報データが選択される。

【0022】そして、第2の情報信号の注目点の位相情報に対応して、その注目点の情報データが求められる。すなわち、推定式の係数データを生成するための生成式の係数データである係数種データがメモリ手段に記憶されており、この係数種データと第2の情報信号の注目点の位相情報とを用いて、その注目点の位相情報に対応した推定式の係数データが発生され、この係数データと複数の第1の情報データとから、推定式を用いて、注目点の情報データが生成される。

【0023】このように、第1の情報信号を第2の情報信号に変換する際に、フォーマットまたはサイズの変換情報より第2の情報信号に係る注目点の位相情報を得、この位相情報に基づいて係数種データより推定式の係数データを生成し、この係数データを使用して第2の情報信号に係る注目点の情報データを求めるものであり、種々のフォーマットまたはサイズに対応した係数データをメモリに格納しておくものではなく、種々のフォーマットまたはサイズに変換する場合に大量の係数データを格納しておくメモリが不要となる。

【0024】なお、係数種データを用いて生成された推定式の係数データの総和を求め、上述したように推定式を用いて生成された注目点の情報データをその総和で除算して正規化することで、係数種データを用いて生成式で推定式の係数データを求める際の丸め誤差による注目点の情報データのレベル変動を除去できる。

【0025】また、この発明に係る係数種データ生成装置は、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための、位相情報をパラメータとする生成式の係数データである係数種データを生成する装置であって、教師信号を間引き処理

して生徒信号を得る信号処理手段と、生徒信号の情報データ位置に対する教師信号の情報データ位置の位相が順次変化するように、生徒信号の位相をシフトする位相シフト手段と、この位相シフト手段で位相シフトされた生徒信号から、教師信号に係る注目点の周辺に位置する複数の第1の情報データを選択する第1のデータ選択手段と、この第1のデータ選択手段で選択された複数の第1の情報データおよび教師信号に係る注目点の情報データから、係数種データを得るための正規方程式を生成する正規方程式生成手段と、この正規方程式を解いて係数種データを得る係数種データ演算手段とを備えるものである。

【0026】また、この発明に係る係数種データ生成方法は、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための、位相情報をパラメータとする生成式の係数データである係数種データを生成する方法であって、教師信号を間引き処理して生徒信号を得る第1のステップと、この生徒信号の情報データ位置に対する教師信号の情報データ位置の位相が順次変化するように、生徒信号の位相をシフトする第2のステップと、この第2のステップで位相シフトされた生徒信号から、教師信号に係る注目点の周辺に位置する複数の情報データを選択する第3のステップと、この第3のステップで選択された複数の情報データおよび教師信号に係る注目点の情報データから、係数種データを得るための正規方程式を生成する第4のステップと、この第4のステップで生成された正規方程式を解いて係数種データを得る第5のステップとを備えるものである。

【0027】また、この発明に係る情報提供媒体は、上述の係数種データ生成方法の各ステップを実行するためのコンピュータプログラムを提供するものである。

【0028】この発明においては、教師信号が間引き処理されて生徒信号が得られる。例えば、教師信号として1050i信号が使用され、この1050i信号が間引き処理されて生徒信号として525i信号が得られる。そして、生徒信号の情報データ位置に対する教師信号の情報データ位置の位相が順次変化するように生徒信号の位相シフトが行われる。

【0029】この位相シフトされた生徒信号から教師信号に係る注目点の周辺に位置する複数の情報データが選択される。そして、この複数の情報データおよび教師信号に係る注目点の情報データから係数種データを得るための正規方程式が生成され、この方程式を解くことで係数種データが得られる。

【0030】ここで、係数種データは、第1の情報信号から第2の情報信号に変換する際に使用される推定式の係数データを生成する、位相情報をパラメータとする生成式の係数データである。この係数種データを使用する

ことで、生成式によって、任意の位相情報に対応した係数データを得ることが可能となる。これにより、フォーマットまたはサイズを変換する際に、第2の情報信号に係る注目点の位相情報に基づいて係数種データより推定式の係数データを生成し、この係数データを使用してその注目点の情報データを求めることが可能となる。

【0031】また、この発明に係る係数種データ生成装置は、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための、位相情報をパラメータとする生成式の係数データである係数種データを生成する装置であって、教師信号を間引き処理して生徒信号を得る信号処理手段と、生徒信号の情報データ位置に対する教師信号の情報データ位置の位相が順次変化するように、生徒信号の位相をシフトする位相シフト手段と、この位相シフト手段で位相シフトされた生徒信号から、教師信号に係る注目点の周辺に位置する複数の第1の情報データを選択する第1のデータ選択手段と、この第1のデータ選択手段で選択された複数の第1の情報データおよび教師信号に係る注目点の情報データから、生徒信号の位相シフト値毎に上記推定式の係数データを得るための第1の正規方程式を生成する第1の正規方程式生成手段と、この第1の正規方程式を解いて、上記位相シフト値毎に推定式の係数データを得る係数データ演算手段と、係数データ演算手段で得られた上記位相シフト値毎の係数データから、係数種データを得るための第2の正規方程式を生成する第2の正規方程式生成手段と、この第2の正規方程式を解いて、係数種データを得る係数種データ演算手段とを備えるものである。

【0032】また、この発明に係る係数種データ生成方法は、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する際に使用される推定式の係数データを生成するための、位相情報をパラメータとする生成式の係数データである係数種データを生成する方法であって、教師信号を間引き処理して生徒信号を得る第1のステップと、生徒信号の情報データ位置に対する教師信号の情報データ位置の位相が順次変化するように、生徒信号の位相をシフトする第2のステップと、この第2のステップで位相シフトされた生徒信号から、教師信号に係る注目点の周辺に位置する複数の情報データを選択する第3のステップと、この第3のステップで選択された複数の情報データおよび教師信号に係る注目点の情報データから、生徒信号の位相シフト値毎に上記推定式の係数データを得るための第1の正規方程式を生成する第4のステップと、この第4のステップで生成された第1の正規方程式を解いて、上記位相シフト値毎に上記推定式の係数データを得る第5のステップと、この第5のステップで得られた上記位相シフト値毎の係数データから、係数種データを得るための第2の正規方程式を生成する第6のステップと、この第6

のステップで生成された第2の正規方程式を解いて、係数種データを得る第7のステップとを備えるものである。

【0033】また、この発明に係る情報提供媒体は、上述の係数種データ生成方法の各ステップを実行するためのコンピュータプログラムを提供するものである。

【0034】この発明においては、教師信号が間引き処理されて生徒信号が得られる。例えば、教師信号として1050i信号が使用され、この1050i信号が間引き処理されて生徒信号として525i信号が得られる。そして、生徒信号の情報データ位置に対する教師信号の情報データ位置の位相が順次変化するように生徒信号の位相シフトが行われる。

【0035】この位相シフトされた生徒信号から教師信号に係る注目点の周辺に位置する複数の情報データが選択される。そして、この複数の情報データおよび教師信号に係る注目点の情報データから、生徒信号の位相シフト値毎に、推定式の係数データを得るための第1の正規方程式が生成され、この方程式を解くことで、上記位相シフト値毎の推定式の係数データが得られる。

【0036】そしてさらに、上記位相シフト値毎の係数データから、係数種データを得るための第2の正規方程式が生成され、この方程式を解くことで、係数種データが得られる。

【0037】ここで、係数種データは、第1の情報信号から第2の情報信号に変換する際に使用される推定式の係数データを生成する、位相情報をパラメータとする生成式の係数データである。この係数種データを使用することで、生成式によって、任意の位相情報に対応した係数データを得ることが可能となる。これにより、フォーマットまたはサイズを変換する際に、第2の情報信号に係る注目点の位相情報に基づいて係数種データより推定式の係数データを生成し、この係数データを使用してその注目点の情報データを求めることが可能となる。

【0038】

【発明の実施の形態】以下、図面を参照しながら、この発明の実施の形態について説明する。図1は、実施の形態としてのテレビ受信機100の構成を示している。このテレビ受信機100は、放送信号より525i信号を得、その525i信号を1080i信号またはXGA信号に変換して画像表示をしたり、あるいはその525i信号をその画像の一部を任意の倍率で拡大表示するための新たな525i信号に変換して画像表示をするものである。

【0039】テレビ受信機100は、マイクロコンピュータを備え、システム全体の動作を制御するためのシステムコントローラ101と、リモートコントロール信号を受信するリモコン信号受信回路102とを有している。リモコン信号受信回路102は、システムコントローラ101に接続され、リモコン送信機200よりユー

ザの操作に応じて出力されるリモートコントロール信号RMを受信し、その信号RMに対応する操作信号をシステムコントローラ101に供給するように構成されている。

【0040】また、テレビ受信機100は、受信アンテナ105と、この受信アンテナ105で捕らえられた放送信号(RF変調信号)が供給され、選局処理、中間周波増幅処理、検波処理等を行って525i信号を得るチューナ106と、このチューナ106より出力される525i信号を一時的に保存するためのバッファメモリ109とを有している。

【0041】また、テレビ受信機100は、バッファメモリ109に一時的に保存される525i信号を入力画像信号Vinとし、1080i信号またはXGA信号に変換し、あるいはその525i信号をその画像の一部を任意の倍率で拡大表示するための新たな525i信号に変換して出力する画像信号処理部110と、この画像信号処理部110の出力画像信号Voutによる画像を表示するディスプレイ部111とを有している。ディスプレイ部111は、例えばCRT(cathode-ray tube)ディスプレイ、あるいはLCD(liquid crystal display)等のフラットパネルディスプレイで構成されている。

【0042】図1に示すテレビ受信機100の動作を説明する。チューナ106より出力される525i信号は、バッファメモリ109に供給されて一時的に保存される。そして、このバッファメモリ109に一時的に記憶された525i信号は入力画像信号Vinとして画像信号処理部110に入力される。

【0043】この画像信号処理部110では、ユーザのリモコン送信機200の操作による設定に応じて、入力画像信号Vinとしての525i信号が、1080i信号またはXGA信号に変換され、あるいはその525i信号がその画像の一部を任意の倍率で拡大表示するための新たな525i信号に変換される。この画像信号処理部110より出力される出力画像信号Voutはディスプレイ部111に供給され、このディスプレイ部111の画面上にはその出力画像信号Voutによる画像が表示される。

【0044】次に、画像信号処理部110の詳細を説明する。この画像信号処理部110は、バッファメモリ109に記憶されている525i信号より、出力画像信号Voutを構成する単位画素ブロック内の各画素(注目画素)の周辺に位置する複数の画素データを選択的に取り

$$Q_i = [(k_i - MIN + 0.5) \cdot 2^{P/DR}] \dots (1)$$

【0049】また、画像信号処理部110は、第3のタップ選択回路123で選択的に取り出される動きクラスタップのデータ(複数個)より、主に動きの程度を表すための動きクラスを検出し、そのクラス情報を出力する動きクラス検出回路125を有している。

【0050】この動きクラス検出回路125では、第3

出して出力する第1～第3のタップ選択回路121～123を有している。

【0045】第1のタップ選択回路121は、予測に使用する画素(「予測タップ」と称する)のデータを選択的に取り出すものである。第2のタップ選択回路122は、空間クラス分類に使用する画素(「空間クラスタップ」と称する)のデータを選択的に取り出すものである。第3のタップ選択回路123は、動きクラス分類に使用する画素(「動きクラスタップ」と称する)のデータを選択的に取り出すものである。なお、空間クラスを複数フィールドに属する画素データを使用して決定する場合には、この空間クラスにも動き情報が含まれることになる。

【0046】また、画像信号処理部110は、第2のタップ選択回路122で選択的に取り出される空間クラスタップのデータ(複数個)のレベル分布パターンを検出し、このレベル分布パターンに基づいて空間クラスを検出し、そのクラス情報を出力する空間クラス検出回路124を有している。

【0047】空間クラス検出回路124では、例えば、空間クラスタップのデータを、8ビットデータから2ビットデータに圧縮するような演算が行われる。そして、空間クラス検出回路124からは、空間クラスタップのデータにそれぞれ対応した圧縮データが空間クラスのクラス情報として出力される。本実施の形態においては、ADRC(Adaptive Dynamic Range Coding)によって、データ圧縮が行われる。なお、情報圧縮手段としては、ADRC以外にDPCM(予測符号化)、VQ(ベクトル量子化)等を用いてもよい。

【0048】本来、ADRCは、VTR(Video Tape Recorder)向け高性能符号化用に開発された適応再量子化法であるが、信号レベルの局所的なパターンを短い語長で効率的に表現できるので、上述したデータ圧縮に使用して好適なものである。ADRCを使用する場合、空間クラスタップのデータの最大値をMAX、その最小値をMIN、空間クラスタップのデータのダイナミックレンジをDR(=MAX-MIN+1)、再量子化ビット数をPとすると、空間クラスタップのデータ k_i に対して、(1)式の演算により、圧縮データとしての再量子化コード Q_i が得られる。ただし、(1)式において、[]は切り捨て処理を意味している。空間クラスタップのデータとして、Na個の画素データがあるとき、 $i = 1 \sim Na$ である。

$$Q_i = [(k_i - MIN + 0.5) \cdot 2^{P/DR}] \dots (1)$$

のタップ選択回路123で選択的に取り出される動きクラスタップのデータからフレーム間差分が算出され、さらにその差分の絶対値の平均値に対してしきい値処理が行われて動きの指標である動きクラスが検出される。すなわち、動きクラス検出回路125では、(2)式によって、差分の絶対値の平均値AVが算出される。第3の

タップ選択回路123で、例えばクラスタップのデータとして、6個の画素データ $m_1 \sim m_6$ とその1フレーム前の6個の画素データ $n_1 \sim n_6$ が取り出されるとき、

$$AV = \frac{\sum_{i=1}^{Nb} |m_i - n_i|}{Nb} \quad \dots (2)$$

【0052】そして、動きクラス検出回路125では、上述したように算出された平均値 AV が1個または複数個のしきい値と比較されて動きクラスのクラス情報 MV が得られる。例えば、3個のしきい値 th_1, th_2, th_3 ($th_1 < th_2 < th_3$) が用意され、4つの動きクラスを検出する場合、 $AV \leq th_1$ のときは $MV = 0$ 、 $th_1 < AV \leq th_2$ のときは $MV = 1$ 、 $th_2 < AV \leq th_3$ のときは $MV = 2$ 、 $th_3 < AV$ のときは $MV = 3$ とされる。

【0053】また、画像信号処理部110は、空間クラス検出回路124より出力される空間クラスのクラス情報としての再量子化コード Q_i と、動きクラス検出回路

$$CL = \sum_{i=1}^{Na} q_i (2^P)^i + MV \cdot 2^{P^{Na}} \quad \dots (3)$$

【0056】また、画像信号処理部110は、レジスタ130～133と、係数メモリ134とを有している。後述する後処理回路129は、出力画像信号 V_{out} として、1080i信号を出力する場合と、XGA信号を出力する場合と、525i信号を出力する場合とで、その動作を切り換える必要がある。レジスタ130は、後処理回路129の動作を指定する動作指定情報を格納するものである。後処理回路129は、レジスタ130より供給される動作指定情報に従った動作をする。

【0057】レジスタ131は、第1のタップ選択回路121で選択される予測タップのタップ位置情報を格納するものである。第1のタップ選択回路121は、レジスタ131より供給されるタップ位置情報に従って予測タップを選択する。タップ位置情報は、例えば選択される可能性のある複数の画素に対して番号付けを行い、選択する画素の番号を指定するものである。以下のタップ位置情報においても同様である。

【0058】レジスタ132は、第2のタップ選択回路122で選択される空間クラスタップのタップ位置情報を格納するものである。第2のタップ選択回路122は、レジスタ132より供給されるタップ位置情報に従って空間クラスタップを選択する。

【0059】ここで、レジスタ132には、動きが比較的小さい場合のタップ位置情報Aと、動きが比較的大きい場合のタップ位置情報Bとが格納される。これらタップ位置情報A、Bのいずれを第2のタップ選択回路122に供給するかは、動きクラス検出回路125より出力

(2)式における Nb は6である。

【0051】

【数1】

125より出力される動きクラスのクラス情報 MV に基づき、作成すべき出力画像信号 V_{out} を構成する単位画素ブロック内の各画素（注目画素）が属するクラスを示すクラスコード CL を得るためのクラス合成回路126を有している。

【0054】このクラス合成回路126では、(3)式によって、クラスコード CL の演算が行われる。なお、(3)式において、 Na は空間クラスタップのデータの個数、 P はADRCにおける再量子化ビット数を示している。

【0055】

【数2】

される動きクラスのクラス情報 MV によって選択される。

【0060】すなわち、動きがないか、あるいは動きが小さいために $MV = 0$ または $MV = 1$ であるときは、タップ位置情報Aが第2のタップ選択回路122に供給され、この第2のタップ選択回路122で選択される空間クラスタップは、複数フィールドに跨るものとされる。また、動きが比較的大きいために $MV = 2$ または $MV = 3$ であるときは、タップ位置情報Bが第2のタップ選択回路122に供給され、この第2のタップ選択回路122で選択される空間クラスタップは、図示せずとも、作成すべき画素と同一フィールド内の画素のみとされる。

【0061】なお、上述したレジスタ131にも動きが比較的小さい場合のタップ位置情報と、動きが比較的大きい場合のタップ位置情報が格納されるようにし、第1のタップ選択回路121に供給されるタップ位置情報が動きクラス検出回路125より出力される動きクラスのクラス情報 MV によって選択されるようにしてもよい。

【0062】レジスタ133は、第3のタップ選択回路123で選択される動きクラスタップのタップ位置情報を格納するものである。第3のタップ選択回路123は、レジスタ133より供給されるタップ位置情報に従って動きクラスタップを選択する。

【0063】さらに、係数メモリ134は、後述する推定予測演算回路127で使用される推定式の係数データを、クラス毎に、格納するものである。この係数データは、525i信号を1080i信号またはXGA信号に

変換し、あるいはその525i信号をその画像の一部を任意の倍率で拡大表示するための新たな525i信号に変換するための情報である。係数メモリ134には上述したクラス合成回路126より出力されるクラスコードCLが読み出しアドレス情報として供給され、この係数メモリ134からはクラスコードCLに対応した係数データが読み出され、推定予測演算回路127に供給されることとなる。

【0064】また、画像信号処理部110は、情報メモリバンク135を有している。この情報メモリバンク135には、レジスタ130に格納するための動作指定情報と、レジスタ131～133に格納するためのタップ位置情報が予め蓄えられている。

【0065】ここで、レジスタ130に格納するための動作指定情報として、情報メモリバンク135には、後処理回路129を1080i信号を出力するように動作させるための第1の動作指定情報と、後処理回路129をXGA信号を出力するように動作させるための第2の動作指定情報と、後処理回路129を525i信号を出力するように動作させるための第3の動作指定情報とが予め蓄えられている。

【0066】ユーザはリモコン送信機200を操作することで、1080i信号を出力する第1の変換方法か、XGA信号を出力する第2の変換方法か、さらには525i信号を出力する第3の変換方法かを選択できる。なお、第3の変換方法を選択するとき、ユーザは、さらに表示画像の倍率（画像サイズ）を指定できる。情報メモリバンク135にはシステムコントローラ101よりその変換方法の選択情報が供給され、この情報メモリバンク135よりレジスタ130にはその選択情報に従って第1、第2または第3の動作指定情報がロードされる。

【0067】また、情報メモリバンク135には、レジスタ131に格納するための予測タップのタップ位置情報として、第1の変換方法（1080i）に対応する第1のタップ位置情報と、第2の変換方法（XGA）に対応する第2のタップ位置情報と、第3の変換方法（525i）に対応する第3のタップ位置情報が予め蓄えられている。この情報メモリバンク135よりレジスタ131には、上述した変換方法の選択情報に従って第1、第2または第3のタップ位置情報がロードされる。

【0068】なお、情報メモリバンク135に、第3の変換方法に対応する第3のタップ位置情報として、表示

$$y = \sum_{i=1}^n W_i \cdot x_i \quad \cdot \cdot \cdot (4)$$

【0074】そして、この推定式の係数データ W_i （ $i=1 \sim n$ ）は、例えば（5）式で示されるように、位相情報 h 、 v をパラメータとする生成式によって生成される。情報メモリバンク135には、この生成式の係数データである係数種データ $w_{10} \sim w_{n9}$ が、クラス毎に、記

画像の倍率に対応したタップ位置情報を予め蓄えておき、第3の変換方法が選択された場合に、併せて指定された倍率に対応したタップ位置情報を情報メモリバンク135よりレジスタ131にロードするようにしてもよい。このことは、後述するレジスタ132、133へのタップ情報のロードにおいても同様である。

【0069】また、情報メモリバンク135には、レジスタ132に格納するための空間クラスタップのタップ位置情報として、第1の変換方法（1080i）に対応する第1のタップ位置情報と、第2の変換方法（XGA）に対応する第2のタップ位置情報と、第3の変換方法（525i）に対応する第3のタップ位置情報とが予め蓄えられている。第1、第2および第3のタップ位置情報は、それぞれ動きが比較的小さい場合のタップ位置情報と、動きが比較的大きい場合のタップ位置情報とからなっている。この情報メモリバンク135よりレジスタ132には、上述した変換方法の選択情報に従って第1、第2または第3のタップ位置情報がロードされる。

【0070】また、情報メモリバンク135には、レジスタ133に格納するための動きクラスタップのタップ位置情報として、第1の変換方法（1080i）に対応する第1のタップ位置情報と、第2の変換方法（XGA）に対応する第2のタップ位置情報と、第3の変換方法（525i）に対応する第3のタップ位置情報とが予め蓄えられている。この情報メモリバンク135よりレジスタ133には、上述した変換方法の選択情報に従って第1、第2または第3のタップ位置情報がロードされる。

【0071】また、情報メモリバンク135には、各クラスの係数種データが予め蓄えられている。この係数種データは、上述した係数メモリ134に格納するための係数データを生成するための、位相情報をパラメータとする生成式の係数データである。

【0072】後述する推定予測演算回路127では、予測タップのデータ x_i と、係数メモリ134より読み出される係数データ W_i とから、（4）式の推定式によって、作成すべき画素データ y が演算される。第1のタップ選択回路121で選択される予測タップが10個であるとき、（4）式における n は10となる。

【0073】

【数3】

憶されている。この係数種データの生成方法については後述する。

【0075】

【数4】

$$\begin{aligned}
W_1 &= w_{10} + w_{11}v + w_{12}h + w_{13}v^2 + w_{14}vh + w_{15}h^2 \\
&\quad + w_{16}v^3 + w_{17}v^2h + w_{18}vh^2 + w_{19}h^3 \\
W_2 &= w_{20} + w_{21}v + w_{22}h + w_{23}v^2 + w_{24}vh + w_{25}h^2 \\
&\quad + w_{26}v^3 + w_{27}v^2h + w_{28}vh^2 + w_{29}h^3 \\
&\vdots \\
W_i &= w_{i0} + w_{i1}v + w_{i2}h + w_{i3}v^2 + w_{i4}vh + w_{i5}h^2 \\
&\quad + w_{i6}v^3 + w_{i7}v^2h + w_{i8}vh^2 + w_{i9}h^3 \\
&\vdots \\
W_n &= w_{n0} + w_{n1}v + w_{n2}h + w_{n3}v^2 + w_{n4}vh + w_{n5}h^2 \\
&\quad + w_{n6}v^3 + w_{n7}v^2h + w_{n8}vh^2 + w_{n9}h^3 \\
&\quad \dots (5)
\end{aligned}$$

【0076】また、画像信号処理部110は、各クラスの係数種データおよび位相情報 h 、 v の値とを用い、

(5)式によって、クラス毎に、位相情報 h 、 v の値に対応した推定式の係数データ W_i ($i=1\sim n$)を生成する係数生成回路136を有している。この係数生成回路136には、情報メモリバンク135より、各クラスの係数種データがロードされると共に、後述する位相情報発生回路139で発生される出力画像信号 V_{out} を構成する単位画素ブロック内の各画素の水平方向、垂直方向の位相情報 h 、 v が供給される。この係数生成回路136で生成される各クラスの各位相情報 h 、 v に対応した係数データ W_i ($i=1\sim n$)は、上述した係数メモリ134に格納される。

【0077】また、画像信号処理部110は、システムコントローラ101より供給される、変換方法の選択情報および倍率の指定情報に対応した入力画像信号 V_{in} と出力画像信号 V_{out} における垂直方向、水平方向の各フィールドにおける画素数の対応関係情報 n/m に基づいて、出力画像信号 V_{out} を構成する単位画素ブロック内の各画素の水平方向、垂直方向の位相情報 h 、 v を発生させる位相情報発生回路139を有している。この位相情報発生回路139は例えばROMテーブルで構成される。

【0078】この位相情報発生回路139で発生される各画素の水平方向、垂直方向の位相情報 h 、 v は、それぞれ画素番号(タップ番号)と関連付けられて、係数生成回路136に供給される。なお、位相情報発生回路139からは、入力画像信号 V_{in} の奇数、偶数のフィールドのそれぞれに対応して位相情報 h 、 v が発生される。

【0079】例えば、第1の変換方法(1080i)が選択される場合、垂直方向に関して $n/m=9/4$ であり、水平方向に関して n/m は $9/4$ である(図14参

照)。そのため、入力画像信号 V_{in} としての525i信号の 4×4 の画素ブロックに対して出力画像信号 V_{out} としての1080i信号の 9×9 の画素ブロックが対応したものとなる。この場合、出力画像信号 V_{out} を構成する単位画素ブロックは 9×9 の画素ブロックということになる。

【0080】この場合、位相情報発生回路139では、この 9×9 の単位画素ブロック内の各画素について、上述した525i信号の 4×4 の画素ブロック内の画素のうち、垂直方向に最も近い位置にある画素(最短画素)までの距離を求めて位相情報 v とすると共に、水平方向に最も近い位置にある画素(最短画素)までの距離を求めて位相情報 h とする。本実施の形態においては、525i信号の垂直方向の画素間隔が16、水平方向の画素間隔が8とされて、上述の位相情報 h 、 v が求められる。これは、第2、第3の変換方法が選択される場合も同様である。

【0081】ここで、位相情報 v に関しては、 9×9 の単位画素ブロック内の対象画素が最短画素より上方に位置するときは負の値とされ、逆にその対象画素が上述の最短画素より下方に位置するときは正の値とされる。また、位相情報 h に関しては、その対象画素が最短画素より左方に位置するときは負の値とされ、逆にその対象画素が最短画素より右方に位置するときは正の値とされる。これは、第2、第3の変換方法が選択される場合も同様である。

【0082】このように、第1の変換方法(1080i)が選択される場合、位相情報発生回路139では、奇数、偶数のフィールドのそれぞれに対応して、 9×9 の単位画素ブロックを構成する81個の画素のそれぞれについての位相情報 h 、 v が発生される。

【0083】また例えば、第2の変換方法(XGA)が

選択される場合、垂直方向に関して $n/m=16/5$ であり、水平方向に関して $n/m=8/5$ である(図17参照)。そのため、入力画像信号 V_{in} としての525i信号の 5×5 の画素ブロックに対して出力画像信号 V_{out} としてのXGA信号の 8×16 の画素ブロックが対応したものとなる。この場合、出力画像信号 V_{out} を構成する単位画素ブロックは 8×16 の画素ブロックということになる。

【0084】この場合、位相情報発生回路139では、この 8×16 の単位画素ブロック内の各画素について、上述した525i信号の 5×5 の画素ブロック内の画素のうち、垂直方向に最も近い位置にある画素(最短画素)までの距離を求めて位相情報 v とすると共に、水平方向に最も近い位置にある画素(最短画素)までの距離を求めて位相情報 h とする。

【0085】このように、第2の変換方法(XGA)が選択される場合、位相情報発生回路139では、奇数、偶数のフィールドのそれぞれに対応して、 8×16 の単位画素ブロックを構成する128個の画素のそれぞれについての位相情報 h 、 v が発生される。

【0086】また例えば、第3の変換方法(525i)が選択される場合、指定された表示画像の倍率(画像サイズ)に応じて垂直方向および水平方向に関する n/m が一意的に決まる。垂直方向に関して $n/m=nv/mv$ 、水平方向に関して $n/m=nh/mh$ であるとする。と、入力画像信号 V_{in} としての525i信号の $mh \times mv$ の画素ブロックに対して出力画像信号 V_{out} としての525i信号の $nh \times nv$ の画素ブロックが対応したものとなる。この場合、出力画像信号 V_{out} を構成する単位画素ブロックは $nh \times nv$ の画素ブロックということになる。

【0087】この場合、位相情報発生回路139では、この $nh \times nv$ の単位画素ブロック内の各画素について、上述した入力画像信号 V_{in} としての525i信号の $mh \times mv$ の画素ブロック内の画素のうち、垂直方向に最も近い位置にある画素(最短画素)までの距離を求めて位相情報 v とすると共に、水平方向に最も近い位置にある画素(最短画素)までの距離を求めて位相情報 h とする。

【0088】このように、第3の変換方法(525i)が選択される場合、位相情報発生回路139では、奇数、偶数のフィールドのそれぞれに対応して、 $nh \times nv$ の単位画素ブロックを構成する各画素についての位相情報 h 、 v が発生される。

【0089】また、画像信号処理部110は、係数生成回路136で生成される各クラスの各位相情報 h 、 v の係数データ W_i ($i=1 \sim n$)に対応した正規化係数 S を、(6)式によって演算する正規化係数生成回路137と、ここで生成された正規化係数 S を、クラス毎に格納する正規化係数メモリ138を有している。正規化係

数メモリ138には上述したクラス合成回路126より出力されるクラスコード CL が読み出しアドレス情報として供給され、この正規化係数メモリ138からはクラスコード CL に対応した正規化係数 S が読み出され、後述する正規化演算回路128に供給されることとなる。

【0090】

【数5】

$$S = \sum_{i=1}^n W_i \quad \cdots (6)$$

【0091】また、画像信号処理部110は、第1のタップ選択回路121で選択的に取り出される予測タップのデータ x_i と、係数メモリ134より読み出される係数データ W_i とから、出力画像信号 V_{out} を構成する単位画素ブロック内の各画素のデータを演算する推定予測演算回路127を有している。

【0092】この推定予測演算回路127では、出力画像信号 V_{out} を構成する画素データが単位画素ブロック毎に生成される。すなわち、この推定予測演算回路127には、第1のタップ選択回路121より単位画素ブロック内の各画素(注目画素)に対応した予測タップのデータ x_i と、係数メモリ134よりその単位画素ブロックを構成する各画素に対応した係数データ W_i とが供給され、単位画素ブロックを構成する各画素のデータは、それぞれ個別に上述した(4)式の推定式で演算される。

【0093】例えば、推定予測演算回路127では、第1の変換方法(1080i)が選択されている場合には、単位画素ブロックを構成する81個の画素のデータが同時に生成され、第2の変換方法(XGA)が選択されている場合には、単位画素ブロックを構成する128個の画素のデータが同時に生成され、さらに第3の変換方法(525i)が選択されている場合には、単位画素ブロックを構成する($nh \times nv$)個(nh 、 nv は、表示画像の指定倍率によって変化する)の画素データが同時に生成される。

【0094】また、画像信号処理部110は、推定予測演算回路127より順次出力される出力画像信号 V_{out} を構成する単位画素ブロック内の各画素のデータ $y_1 \sim y_p$ (P は単位ブロックを構成する画素の個数)を、正規化係数メモリ138より読み出され、それぞれの生成に使用された係数データ W_i ($i=1 \sim n$)に対応した正規化係数 S で除算して正規化する正規化演算回路128を有している。上述せずとも、係数生成回路136で係数種データより生成式で推定式の係数データを求めるものであるが、生成される係数データは丸め誤差を含み、係数データ W_i ($i=1 \sim n$)の総和が1.0になることは保証されない。そのため、推定予測演算回路127で演算される各画素のデータ $y_1 \sim y_p$ は、丸め誤差によってレベル変動したものとなる。上述したように、正規

化演算回路128で正規化することで、その変動を除くことができる。

【0095】また、画像信号処理部110は、正規化演算回路128で正規化されて順次供給される単位画素ブロック内の画素のデータ $y_1' \sim y_p'$ を、第1～第3の変換方法によって特定されるフォーマットで出力して、出力画像信号 V_{out} を得る後処理回路129を有している。すなわち、この後処理回路129からは、第1の変換方法が選択されている場合には1080i信号が出力され、第2の変換方法が選択されている場合にはXGA信号が出力され、さらに第3の変換方法が選択されている場合には525i信号が出力される。この後処理回路129の動作指定情報は、上述したようにレジスタ130より供給される。

【0096】次に、画像信号処理部110の動作を説明する。バッファメモリ109に記憶されている入力画像信号 V_{in} としての525i信号より、第2のタップ選択回路122で、作成すべき出力画像信号 V_{out} を構成する単位画素ブロック内の各画素（注目画素）の周辺に位置する空間クラスタップのデータ（画素データ）が選択的に取り出される。この場合、第2のタップ選択回路122では、レジスタ132より供給される、ユーザによって選択された変換方法、および動きクラス検出回路125で検出される動きクラスに対応したタップ位置情報に基づいて、タップの選択が行われる。

【0097】この第2のタップ選択回路122で選択的に取り出される空間クラスタップのデータは空間クラス検出回路124に供給される。この空間クラス検出回路124では、空間クラスタップのデータとしての各画素データに対してADRC処理が施されて空間クラス（主に空間内の波形表現のためのクラス分類）のクラス情報としての再量子化コード Q_i が得られる（（1）式参照）。

【0098】また、バッファメモリ109に記憶されている入力画像信号 V_{in} としての525i信号より、第3のタップ選択回路123で、作成すべき出力画像信号 V_{out} を構成する単位画素ブロック内の各画素（注目画素）の周辺に位置する動きクラスタップのデータ（画素データ）が選択的に取り出される。この場合、第3のタップ選択回路123では、レジスタ133より供給される、ユーザによって選択された変換方法に対応したタップ位置情報に基づいて、タップの選択が行われる。

【0099】この第3のタップ選択回路123で選択的に取り出される動きクラスタップのデータは動きクラス検出回路125に供給される。この動きクラス検出回路125では、動きクラスタップのデータとしての各画素データより動きクラス（主に動きの程度を表すためのクラス分類）のクラス情報 MV が得られる。

【0100】この動き情報 MV と上述した再量子化コード Q_i はクラス合成回路126に供給される。このクラ

ス合成回路126では、これら動き情報 MV と再量子化コード Q_i とから、作成すべき出力画像信号 V_{out} を構成する単位画素ブロック毎にその単位画素ブロック内の各画素（注目画素）が属するクラスを示すクラスコード CL が順次得られる（（3）式参照）。そして、このクラスコード CL は、係数メモリ134および正規化係数メモリ138に読み出しアドレス情報として供給される。

【0101】係数メモリ134には、位相情報発生回路139で発生された出力画像信号 V_{out} を構成する単位画素ブロック内の各画素の位相情報 h, v に対応した各クラスの推定式の係数データ W_i （ $i=1 \sim n$ ）が係数生成回路136で生成されて格納される。また、正規化係数メモリ138には、上述したように係数生成回路136で生成された各クラスおよび各位相情報の係数データ W_i （ $i=1 \sim n$ ）に対応した正規化係数 S が正規化係数生成回路137で生成されて格納される。

【0102】係数メモリ134に上述したようにクラスコード CL が読み出しアドレス情報として供給されることで、この係数メモリ134からクラスコード CL に対応した各位相情報における係数データ W_i が読み出されて推定予測演算回路127に供給される。また、バッファメモリ109に記憶されている入力画像信号 V_{in} としての525i信号より、第1のタップ選択回路121で、作成すべき出力画像信号 V_{out} を構成する単位画素ブロック内の各画素（注目画素）の周辺に位置する予測タップのデータ（画素データ）が選択的に取り出される。この場合、第1のタップ選択回路121では、レジスタ131より供給される、ユーザによって選択された変換方法に対応したタップ位置情報に基づいて、タップの選択が行われる。この第1のタップ選択回路121で選択的に取り出される予測タップのデータ x_i は推定予測演算回路127に供給される。

【0103】推定予測演算回路127では、予測タップのデータ x_i と、係数メモリ134より読み出される各位相情報における係数データ W_i とから、作成すべき出力画像信号 V_{out} を構成する単位画素ブロック内の各画素のデータ $y_1 \sim y_p$ が同時に演算される（（4）式参照）。そして、この推定予測演算回路127より順次出力される出力画像信号 V_{out} を構成する単位画素ブロック内の各画素のデータ $y_1 \sim y_p$ は正規化演算回路128に供給される。

【0104】正規化係数メモリ138には上述したようにクラスコード CL が読み出しアドレス情報として供給され、この正規化係数メモリ138からはクラスコード CL に対応した正規化係数 S 、つまり推定予測演算回路127より出力されるデータ $y_1 \sim y_p$ の演算に使用された係数データ W_i に対応した正規化係数 S が読み出されて正規化演算回路128に供給される。正規化演算回路128では、推定予測演算回路127より出力されるデ

ータ $y_1 \sim y_p$ がそれぞれ対応する正規化係数 S で除算されて正規化される。これにより、係数種データを用いて生成式(5)式参照)で推定式(4)式参照)の係数データを求める際の丸め誤差によるデータ $y_1 \sim y_p$ のレベル変動が除去される。

【0105】このように正規化演算回路128で正規化されて順次出力される単位画素ブロック内の各画素のデータ $y_1' \sim y_p'$ は後処理回路129に供給される。この後処理回路129では、データ $y_1' \sim y_p'$ が第1～第3の変換方法によって特定されるフォーマットで出力され、出力画像信号 V_{out} として、第1の変換方法が選択されている場合には1080i信号が出力され、第2の変換方法が選択されている場合にはXGA信号が出力され、さらに第3の変換方法が選択されている場合には525i信号が出力される。

【0106】上述したように、係数生成回路136で、情報メモリバンク135よりロードされる各クラスの係数種データおよび位相情報発生回路139で発生される位相情報 h, v の値とを用い、クラス毎に、位相情報

$$t_0=1, t_1=v, t_2=h, t_3=v^2, t_4=vh, t_5=h^2, \\ t_6=v^3, t_7=v^2h, t_8=vh^2, t_9=h^3$$

... (7)

この(7)式を用いると、(5)式は、(8)式のように書き換えられる。

【0109】

【数6】

$$W_j = \sum_{i=0}^9 W_{ji} t_i \quad \dots (8)$$

【0110】最終的に、学習によって未定係数 w_{xy} を求める。すなわち、クラス毎に、生徒信号の画素データと教師信号の画素データとを用いて、二乗誤差を最小にす

$$E = \sum_{k=1}^n e_k^2 \\ = \sum_{k=1}^n [y_k - (W_1 x_{1k} + W_2 x_{2k} + \dots + W_n x_{nk})]^2 \\ = \sum_{k=1}^n \{y_k - [(t_0 w_{10} + t_1 w_{11} + \dots + t_9 w_{19}) x_{1k} + \dots \\ \dots + (t_0 w_{n0} + t_1 w_{n1} + \dots + t_9 w_{n9}) x_{nk}] \}^2 \\ = \sum_{k=1}^n \{y_k - [(w_{10} + w_{11}v + \dots + w_{19}h^3) x_{1k} + \dots \\ \dots + (w_{n0} + w_{n1}v + \dots + w_{n9}h^3) x_{nk}] \}^2 \\ \dots (9)$$

【0112】最小二乗法による解法では、(9)式の w_{xy} による偏微分が0になるような w_{xy} を求める。これは、(10)式で示される。

h, v の値に対応した推定式の係数データ W_i が生成され、これが係数メモリ134に格納される。そして、この係数メモリ134より、クラスコード CL に対応して読み出される各位相情報における係数データ W_i を用いて推定予測演算回路127で、出力画像信号 V_{out} を構成する単位画素ブロック内の各画素のデータ $y_1 \sim y_p$ が演算される。したがって、1080i信号やXGA信号へのフォーマット変換、さらには種々の画像サイズへの変換を行う場合に大量の係数データを格納しておくメモリを不要とできる。

【0107】上述したように、情報メモリバンク135には、係数種データが、クラス毎に、記憶されている。この係数種データは、予め学習によって生成されたものである。

【0108】まず、この生成方法の一例について説明する。(5)式の生成式における係数データである係数種データ $w_{10} \sim w_{n9}$ を求める例を示すものとする。ここで、以下の説明のため、(7)式のように、 t_i ($i=0 \sim 9$)を定義する。

る係数値を決定する。いわゆる最小二乗法による解法である。学習数を m, k ($1 \leq k \leq m$) 番目の学習データにおける残差を e_k 、二乗誤差の総和を E とすると、

(4)式および(5)式を用いて、 E は(9)式で表される。ここで、 x_{ik} は生徒画像の i 番目の予測タップ位置における k 番目の画素データ、 y_k はそれに対応する教師画像の k 番目の画素データを表している。

【0111】

【数7】

【0113】

【数8】

$$\frac{\partial E}{\partial w_{ij}} = \sum_{k=1}^m 2 \left(\frac{\partial e_k}{\partial w_{ij}} \right) e_k = - \sum_{k=1}^m 2 t_j x_{ik} e_k = 0$$

・・・ (10)

【0114】以下、(11)式、(12)式のように、 X_{ipjq} 、 Y_{ip} を定義すると、(10)式は、行列を用いて(13)式のように書き換えられる。

【0115】

【数9】

$$X_{ipjq} = \sum_{k=1}^m x_{ik} t_p x_{jk} t_q \quad \dots (11)$$

$$Y_{ip} = \sum_{k=1}^m x_{ik} t_p y_k \quad \dots (12)$$

【0116】

【数10】

$$\begin{bmatrix} X_{1010} & X_{1011} & X_{1012} & \dots & X_{1019} & X_{1020} & \dots & X_{10n9} \\ X_{1110} & X_{1111} & X_{1112} & \dots & X_{1119} & X_{1120} & \dots & X_{11n9} \\ X_{1210} & X_{1211} & X_{1212} & \dots & X_{1219} & X_{1220} & \dots & X_{12n9} \\ \vdots & \vdots & \vdots & \ddots & \vdots & \vdots & \ddots & \vdots \\ X_{1910} & X_{1911} & X_{1912} & \dots & X_{1919} & X_{1920} & \dots & X_{19n9} \\ X_{2010} & X_{2011} & X_{2012} & \dots & X_{2019} & X_{2020} & \dots & X_{20n9} \\ \vdots & \vdots & \vdots & \ddots & \vdots & \vdots & \ddots & \vdots \\ X_{n910} & X_{n911} & X_{n912} & \dots & X_{n919} & X_{n920} & \dots & X_{n9n9} \end{bmatrix} \begin{bmatrix} w_{10} \\ w_{11} \\ w_{12} \\ \vdots \\ w_{19} \\ w_{20} \\ \vdots \\ w_{n9} \end{bmatrix} = \begin{bmatrix} Y_{10} \\ Y_{11} \\ Y_{12} \\ \vdots \\ Y_{19} \\ Y_{20} \\ \vdots \\ Y_{n9} \end{bmatrix}$$

・・・ (13)

【0117】この方程式は一般に正規方程式と呼ばれている。この正規方程式は、掃き出し法(Gauss-Jordanの消去法)等を用いて、 w_{xy} について解かれ、係数種データが算出される。

【0118】図2は、上述した係数種データの生成方法の概念を示している。教師信号としてのHD信号(1050i信号)から生徒信号としてのSD信号(525i信号)を生成する。

【0119】図3は、525i信号と1050i信号の画素位置関係を示している。ここで、大きなドットが525i信号の画素であり、小さなドットが1050i信号の画素である。また、奇数フィールドの画素位置を実線で示し、偶数フィールドの画素位置を破線で示している。

【0120】このSD信号の位相を垂直方向に8段階、水平方向に4段階にシフトさせて、 $8 \times 2 = 16$ 種類のSD信号SD1～SD16を生成する。図4は、垂直方向への8段階の位相シフト状態V1～V8を示している。ここでは、SD信号の垂直方向の画素間隔は16であり、下方向が正の方向とされている。また、「o」は奇数フィールドを、「e」は偶数フィールドを表している。

る。

【0121】V1の状態はSD信号のシフト量が0とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、4, 0, -4, -8の位相を持つようになる。V2の状態はSD信号のシフト量が1とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、7, 3, -1, -5の位相を持つようになる。V3の状態はSD信号のシフト量が2とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、6, 2, -2, -6の位相を持つようになる。V4の状態はSD信号のシフト量が3とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、5, 1, -3, -7の位相を持つようになる。

【0122】V5の状態はSD信号のシフト量が4とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、4, 0, -4, -8の位相を持つようになる。V6の状態はSD信号のシフト量が5とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、7, 3, -1, -5の位相を持つようになる。V7の状態はSD信号のシフト量が6とされた

ものであり、この場合、HD信号の画素は、SD信号の画素に対して、6, 2, -2, -6の位相を持つようになる。V8の状態はSD信号のシフト量が7とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、5, 1, -3, -7の位相を持つようになる。

【0123】図5は、水平方向への4段階の位相シフト状態H1～H4を示している。ここでは、SD信号の水平方向の画素間隔は8であり、右方向が正の方向とされている。

【0124】H1の状態はSD信号のシフト量が0とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、0, -4の位相を持つようになる。H2の状態はSD信号のシフト量が1とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、3, -1の位相を持つようになる。H3の状態はSD信号のシフト量が2とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、2, -2の位相を持つようになる。さらに、H4の状態はSD信号のシフト量が3とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、1, -3の位相を持つようになる。

【0125】図6は、上述したように垂直方向に8段階、水平方向に4段階にシフトさせて得られた32種類のSD信号に関し、SD信号の画素を中心にした場合のHD信号の画素の位相を示している。すなわち、SD信号の画素に対して、HD信号の画素は、図中の●で示す位相を持つようになる。

【0126】図2に戻って、上述したように垂直方向に8段階、水平方向に4段階にシフトさせて得られた合計32種類のSD信号とHD信号との間で学習を行って係数種データを生成する。

【0127】図7は、上述した概念で係数種データを生成する係数種データ生成装置150の構成を示している。この係数種データ生成装置150は、教師信号としてのHD信号(1050i信号)が入力される入力端子151と、このHD信号に対して水平および垂直の間引き処理を行って、入力信号としてのSD信号を得るSD信号生成回路152Aと、このSD信号の位相を垂直方向に8段階、水平方向に4段階にシフトさせて、合計32種類のSD信号SD1～SD32を得るための位相シフト回路152Bとを有している。この位相シフト回路152Bには、垂直方向および水平方向への位相シフト値を指定するパラメータH, Vが入力される。この位相シフト回路152Bは、例えば $\sin x / x$ の特性のフィルタで構成されるが、その他の位相シフトが可能な別のフィルタを用いてもよい。他のフィルタ例として、オーバーサンプリングフィルタから欲しい位相だけ抜き出す方法等が挙げられる。

【0128】また、係数種データ生成装置150は位相

シフト回路152Bより出力されるSD信号SD1～SD32より、HD信号(1050i信号)に係る注目画素の周辺に位置する複数のSD画素のデータを選択的に取り出して出力する第1～第3のタップ選択回路153～155を有している。

【0129】これら第1～第3のタップ選択回路153～155は、上述した画像信号処理部110の第1～第3のタップ選択回路121～123と同様に構成される。これら第1～第3のタップ選択回路153～155で選択されるタップは、タップ選択制御部156からのタップ位置情報によって指定される。また、タップ選択制御回路156には後述する動きクラス検出回路158より出力される動きクラスのクラス情報MVが供給される。これにより、第2のタップ選択回路154に供給されるタップ位置情報が動きが大きい小さいかによって異なるようにされる。

【0130】また、係数種データ生成装置150は、第2のタップ選択回路154で選択的に取り出される空間クラスタップのデータ(SD画素データ)のレベル分布パターンを検出し、このレベル分布パターンに基づいて空間クラスを検出し、そのクラス情報を出力する空間クラス検出回路157を有している。この空間クラス検出回路157は、上述した画像信号処理部110の空間クラス検出回路124と同様に構成される。この空間クラス検出回路157からは、空間クラスタップのデータとしての各SD画素データ毎の再量子化コードQiが空間クラスを示すクラス情報として出力される。

【0131】また、係数種データ生成装置150は、第3のタップ選択回路155で選択的に取り出される動きクラスタップのデータ(SD画素データ)より、主に動きの程度を表すための動きクラスを検出し、そのクラス情報MVを出力する動きクラス検出回路158を有している。この動きクラス検出回路158は、上述した画像信号処理部110の動きクラス検出回路125と同様に構成される。この動きクラス検出回路158では、第3のタップ選択回路155で選択的に取り出される動きクラスタップのデータ(SD画素データ)からフレーム間差分が算出され、さらにその差分の絶対値の平均値に対してしきい値処理が行われて動きの指標である動きクラスが検出される。

【0132】また、係数種データ生成装置150は、空間クラス検出回路157より出力される空間クラスのクラス情報としての再量子化コードQiと、動きクラス検出回路158より出力される動きクラスのクラス情報MVに基づき、HD信号(1050i信号)に係る注目画素が属するクラスを示すクラスコードCLを得るためのクラス合成回路159を有している。このクラス合成回路159も、上述した画像信号処理部110のクラス合成回路126と同様に構成される。

【0133】また、係数種データ生成装置150は、入

力端子151に供給されるHD信号より得られる注目画素データとしての各HD画素データ y と、この各HD画素データ y にそれぞれ対応して第1のタップ選択回路153で選択的に取り出される予測タップのデータ(SD画素データ) x_i と、各HD画素データ y にそれぞれ対応してクラス合成回路159より出力されるクラスコードCLと、垂直方向および水平方向への位相シフト値のパラメータ H 、 V とから、各クラス毎に、係数種データ $w_{10} \sim w_{n9}$ を得るための正規方程式((13)式参照)を生成する正規方程式生成部160を有している。

【0134】この場合、一個のHD画素データ y とそれに対応する n 個の予測タップ画素データとの組み合わせで学習データが生成されるが、位相シフト回路152Bへのパラメータ H 、 V が順次変更されていって水平および垂直の位相シフト値が段階的に変化した32種類のSD信号SD $_1 \sim SD_{32}$ が順次生成されていき、これにより正規方程式生成部160では多くの学習データが登録された正規方程式が生成される。このようにSD信号SD $_1 \sim SD_{32}$ を順次生成して学習データを登録することで、任意位相の画素データを得るための係数種データを求めることが可能となる。

【0135】なお、図示せずとも、第1のタップ選択回路153の前端に時間合わせ用の遅延回路を配置することで、この第1のタップ選択回路153から正規方程式生成部160に供給されるSD画素データ x_i のタイミング合わせを行うことができる。

【0136】また、係数種データ生成装置150は、正規方程式生成部160でクラス毎に生成された正規方程式のデータが供給され、クラス毎に正規方程式を解いて、各クラスの係数種データ $w_{10} \sim w_{n9}$ を求める係数種データ決定部161と、この求められた係数種データ $w_{10} \sim w_{n9}$ を記憶する係数種メモリ162とを有している。係数種データ決定部161では、正規方程式が例えば掃き出し法などによって解かれて、係数データ $w_{10} \sim w_{n9}$ が求められる。

【0137】図7に示す係数種データ生成装置150の動作を説明する。入力端子151には教師信号としてのHD信号(1050i信号)が供給され、そしてこのHD信号に対してSD信号生成回路152Aで水平および垂直の間引き処理が行われて生徒信号としてのSD信号(525i信号)が生成される。また、このSD信号が位相シフト回路152Bに供給され、このSD信号の位相が垂直方向に8段階、水平方向に4段階にシフトされて(図4、図5参照)、32種類のSD信号SD $_1 \sim SD_{32}$ が順次生成されていく。

【0138】これらSD信号SD $_1 \sim SD_{32}$ より、第2のタップ選択回路154で、HD信号に係る注目画素の周辺に位置する空間クラスタップのデータ(SD画素データ)が選択的に取り出される。この第2のタップ選択回路154では、タップ選択制御回路156より供給さ

れる、動きクラス検出回路158で検出される動きクラスに対応したタップ位置情報に基づいて、タップの選択が行われる。

【0139】この第2のタップ選択回路154で選択的に取り出される空間クラスタップのデータ(SD画素データ)は空間クラス検出回路157に供給される。この空間クラス検出回路157では、空間クラスタップのデータとしての各SD画素データに対してADRC処理が施されて空間クラス(主に空間内の波形表現のためのクラス分類)のクラス情報としての再量子化コード Q_i が得られる((1)式参照)。

【0140】また、位相シフト回路152Bで得られるSD信号SD $_1 \sim SD_{32}$ より、第3のタップ選択回路155で、HD信号に係る注目画素の周辺に位置する動きクラスタップのデータ(SD画素データ)が選択的に取り出される。この場合、第3のタップ選択回路155では、タップ選択制御回路156より供給されるタップ位置情報に基づいて、タップの選択が行われる。

【0141】この第3のタップ選択回路155で選択的に取り出される動きクラスタップのデータ(SD画素データ)は動きクラス検出回路158に供給される。この動きクラス検出回路158では、動きクラスタップのデータとしての各SD画素データより動きクラス(主に動きの程度を表すためのクラス分類)のクラス情報MVが得られる。

【0142】この動き情報MVと上述した再量子化コード Q_i はクラス合成回路159に供給される。このクラス合成回路159では、これら動き情報MVと再量子化コード Q_i とから、HD信号に係る注目画素が属するクラスを示すクラスコードCLが得られる((3)式参照)。

【0143】また、位相シフト回路152Bで得られるSD信号SD $_1 \sim SD_{32}$ より、第1のタップ選択回路153で、HD信号に係る注目画素の周辺に位置する予測タップのデータ(SD画素データ)が選択的に取り出される。この場合、第1のタップ選択回路153では、タップ選択制御回路156より供給されるタップ位置情報に基づいて、タップの選択が行われる。

【0144】そして、入力端子151に供給されるHD信号より得られる注目画素データとしての各HD画素データ y と、この各HD画素データ y にそれぞれ対応して第1のタップ選択回路153で選択的に取り出される予測タップのデータ(SD画素データ) x_i と、各HD画素データ y にそれぞれ対応してクラス合成回路159より出力されるクラスコードCLと、垂直方向および水平方向への位相シフト値のパラメータ H 、 V とから、正規方程式生成部160では、各クラス毎に、係数種データ $w_{10} \sim w_{n9}$ を生成するための正規方程式((13)式参照)が生成される。

【0145】そして、係数種データ決定部161でその

正規方程式が解かれ、各クラス毎の係数種データ $w_{10} \sim w_{n9}$ が求められ、その係数種データ $w_{10} \sim w_{n9}$ はクラス別にアドレス分割された係数種メモリ162に記憶される。

【0146】このように、図7に示す係数種データ生成装置150においては、図1の画像信号処理部110の情報メモリバンク135に記憶される各クラスの係数種データ $w_{10} \sim w_{n9}$ を生成することができる。

【0147】次に、係数種データの生成方法の他の例について説明する。この例においても、上述した(5)式の生成式における係数データである係数種データ $w_{10} \sim w_{n9}$ を求める例を示すものとする。

【0148】図8は、この例の概念を示している。上述した係数種データの生成方法の一例と同様に、パラメータ H 、 V によって垂直方向に8段階、水平方向に4段階

$$XW = Y \quad \dots (14)$$

$$X = \begin{bmatrix} x_{11} & x_{12} & \dots & x_{1n} \\ x_{21} & x_{22} & \dots & x_{2n} \\ \dots & \dots & \dots & \dots \\ x_{m1} & x_{m2} & \dots & x_{mn} \end{bmatrix}, \quad W = \begin{bmatrix} W_1 \\ W_2 \\ \dots \\ W_n \end{bmatrix}, \quad Y = \begin{bmatrix} y_1 \\ y_2 \\ \dots \\ y_m \end{bmatrix}$$

【0151】(14)式の観測方程式により収集されたデータに最小二乗法を適用する。この(14)式の観測方程式をもとに、(15)式の残差方程式を考える。

$$XW = Y + E, \quad E = \begin{bmatrix} e_1 \\ e_2 \\ \dots \\ e_m \end{bmatrix} \quad \dots (15)$$

【0153】(15)式の残差方程式から、各 W_i の最確値は、(16)式の e^2 を最小にする条件が成り立つ場合と考えられる。すなわち、(17)式の条件を考慮

$$e^2 = \sum_{i=1}^m e_i^2 \quad \dots (16)$$

$$e_1 \frac{\partial e_1}{\partial W_i} + e_2 \frac{\partial e_2}{\partial W_i} + \dots + e_m \frac{\partial e_m}{\partial W_i} = 0 \quad (i=1, 2, \dots, n) \quad \dots (17)$$

【0155】つまり、(17)式の i に基づく n 個の条件を考え、これを満たす、 W_1, W_2, \dots, W_n を算出すればよい。そこで、(15)式の残差方程式から、(18)式が得られる。さらに、(18)式と(14)

にシフトさせて32種類のSD信号を順次生成する。そして、各SD信号とHD信号との間で学習を行って、

(4)式の推定式の係数データ W_i を生成する。そして、各SD信号に対応して生成された係数データ W_i を使用して係数種データを生成する。

【0149】まず、推定式の係数データの求め方を説明する。ここでは、(4)式の推定式の係数データ W_i

($i=1 \sim n$)を最小二乗法により求める例を示すものとする。一般化した例として、 X を入力データ、 W を係数データ、 Y を予測値として、(14)式の観測方程式を考える。この(14)式において、 m は学習データの数を示し、 n は予測タップの数を示している。

【0150】

【数11】

【0152】

【数12】

すればよいわけである。

【0154】

【数13】

式とから、(19)式が得られる。

【0156】

【数14】

$$\frac{\partial e_i}{\partial w_1} = x_{i1}, \frac{\partial e_i}{\partial w_2} = x_{i2}, \dots, \frac{\partial e_i}{\partial w_n} = x_{in} (i=1, 2, \dots, m) \quad \dots (18)$$

$$\sum_{i=1}^m e_i x_{i1} = 0, \sum_{i=1}^m e_i x_{i2} = 0, \dots, \sum_{i=1}^m e_i x_{in} = 0 \quad \dots (19)$$

【0157】そして、(15)式と(19)式とから、
(20)式の正規方程式が得られる。

【0158】
【数15】

$$\begin{cases} \left(\sum_{j=1}^m x_{j1} x_{j1} \right) w_1 + \left(\sum_{j=1}^m x_{j1} x_{j2} \right) w_2 + \dots + \left(\sum_{j=1}^m x_{j1} x_{jn} \right) w_n = \left(\sum_{j=1}^m x_{j1} y_j \right) \\ \left(\sum_{j=1}^m x_{j2} x_{j1} \right) w_1 + \left(\sum_{j=1}^m x_{j2} x_{j2} \right) w_2 + \dots + \left(\sum_{j=1}^m x_{j2} x_{jn} \right) w_n = \left(\sum_{j=1}^m x_{j2} y_j \right) \\ \dots \\ \left(\sum_{j=1}^m x_{jn} x_{j1} \right) w_1 + \left(\sum_{j=1}^m x_{jn} x_{j2} \right) w_2 + \dots + \left(\sum_{j=1}^m x_{jn} x_{jn} \right) w_n = \left(\sum_{j=1}^m x_{jn} y_j \right) \end{cases} \quad \dots (20)$$

【0159】(20)式の正規方程式は、未知数の数nと同じ数の方程式を立てることが可能であるので、各W_iの最確値を求めることができる。この場合、掃き出し法等を用いて連立方程式を解くことになる。

【0160】次に、各SD信号に対応して生成された係数データを使用しての係数種データの求め方を説明する。パラメータH、Vに対応したSD信号を用いた学習による、あるクラスの係数データが、k_{vhi}となったとする。ここで、iは予測タプの番号である。このk

vhiから、このクラスの係数種データを求める。

【0161】各係数データW_i (i=1~n)は、係数種データw₁₀~w_{n9}を使って、上述した(5)式で表現される。ここで、係数データW_iに対して最小二乗法を使用することを考えると、残差は、(21)式で表される。

【0162】
【数16】

$$\begin{aligned} e_{vhi} &= k_{vhi} - (w_{i0} + w_{i1}v + w_{i2}h + w_{i3}v^2 + w_{i4}vh + w_{i5}h^2 \\ &\quad + w_{i6}v^3 + w_{i7}v^2h + w_{i8}vh^2 + w_{i9}h^3) \\ &= k_{vhi} - \sum_{j=0}^9 w_{ij} t_j \end{aligned} \quad \dots (21)$$

【0163】ここで、t_jは、上述の(7)式に示されている。(21)式に最小二乗法を作用させると、(22)式が得られる。

【0164】
【数17】

$$\begin{aligned} \frac{\partial}{\partial w_{ij}} \sum_v \sum_h (e_{vhi})^2 &= \sum_v \sum_h 2 \left(\frac{\partial e_{vhi}}{\partial w_{ij}} \right) e_{vhi} \\ &= - \sum_v \sum_h 2 t_j e_{vhi} \\ &= 0 \end{aligned} \quad \dots (22)$$

【0165】ここで、X_{jk}、Y_jをそれぞれ(23)式、(24)式のように定義すると、(22)式は(25)式のように書き換えられる。この(25)式も正規方程式であり、この式を掃き出し法等の一般解法で解く

ことにより、係数種データw₁₀~w_{n9}を算出することができる。

【0166】
【数18】

$$X_{jk} = \sum_v \sum_h t_j t_k \quad \dots (23)$$

$$Y_j = \sum_v \sum_h t_j k_{vhi} \quad \dots (24)$$

$$\begin{bmatrix} X_{00} & X_{01} & \dots & X_{09} \\ X_{10} & X_{11} & \dots & X_{19} \\ \vdots & \vdots & \ddots & \vdots \\ X_{90} & X_{91} & \dots & X_{99} \end{bmatrix} \begin{bmatrix} w_{i0} \\ w_{i1} \\ \vdots \\ w_{i9} \end{bmatrix} = \begin{bmatrix} Y_0 \\ Y_1 \\ \vdots \\ Y_9 \end{bmatrix} \quad \dots (25)$$

【0167】図9は、図8に示す概念に基づいて係数種データを生成する係数種データ生成装置150'の構成を示している。この図9において、図7と対応する部分には同一符号を付し、その詳細説明は省略する。

【0168】係数種データ生成装置150'は、入力端子151に供給されるHD信号より得られる注目画素データとしての各HD画素データ y と、この各HD画素データ y にそれぞれ対応して第1のタップ選択回路153で選択的に取り出される予測タップのデータ（SD画素データ） x_i と、各HD画素データ y にそれぞれ対応してクラス合成回路159より出力されるクラスコード C_L とから、クラス毎に、係数データ W_i （ $i=1 \sim n$ ）を得るための正規方程式（(20)式参照）を生成する正規方程式生成部171を有している。

【0169】この場合、一個のHD画素データ y とそれに対応する n 個の予測タップ画素データとの組み合わせで学習データが生成されるが、位相シフト回路152Bへのパラメータ H, V が順次変更されていって32種類のSD信号 $SD_1 \sim SD_{32}$ が順次生成されていき、HD信号と各SD信号との間でそれぞれ学習データの生成が行われる。これにより、正規方程式生成部171では、各SD信号のそれぞれ対応して、クラス毎に、係数データ W_i （ $i=1 \sim n$ ）を得るための正規方程式が生成される。

【0170】また、係数種データ生成装置150'は、正規方程式生成部171で生成された正規方程式のデータが供給され、その正規方程式を解いて、各SD信号にそれぞれ対応した各クラスの係数データ W_i を求める係数データ決定部172と、この各SD信号に対応した各クラスの係数データ W_i を使用して、クラス毎に、係数種データ $w_{10} \sim w_{n9}$ を得るための正規方程式（(25)式参照）を生成する正規方程式生成部173とを有している。

【0171】また、係数種データ生成装置150'は、正規方程式生成部173でクラス毎に生成された正規方程式のデータと、垂直方向および水平方向への位相シフト値のパラメータ H, V とが供給され、クラス毎に正規方程式を解いて、各クラスの係数種データ $w_{10} \sim w_{n9}$ を求める係数種データ決定部174と、この求められた係

数種データ $w_{10} \sim w_{n9}$ を記憶する係数種メモリ162とを有している。

【0172】図9に示す係数種データ生成装置150'のその他は、図7に示す係数種データ生成装置150と同様に構成される。図9に示す係数種データ生成装置150'の動作を説明する。入力端子151には教師信号としてのHD信号（1050i信号）が供給され、そしてこのHD信号に対してSD信号生成回路152Aで水平および垂直の間引き処理が行われて生徒信号としてのSD信号（525i信号）が生成される。また、このSD信号が位相シフト回路152Bに供給され、このSD信号の位相が垂直方向に8段階、水平方向に4段階にシフトされて（図4、図5参照）、32種類のSD信号 $SD_1 \sim SD_{32}$ が順次生成されていく。

【0173】これらSD信号 $SD_1 \sim SD_{32}$ より、第2のタップ選択回路154で、HD信号（1050i信号）に係る注目画素の周辺に位置する空間クラスタップのデータ（SD画素データ）が選択的に取り出される。この第2のタップ選択回路154では、タップ選択制御回路156より供給される、動きクラス検出回路158で検出される動きクラスに対応したタップ位置情報に基づいて、タップの選択が行われる。

【0174】この第2のタップ選択回路154で選択的に取り出される空間クラスタップのデータ（SD画素データ）は空間クラス検出回路157に供給される。この空間クラス検出回路157では、空間クラスタップのデータとしての各SD画素データに対してADRC処理が施されて空間クラス（主に空間内の波形表現のためのクラス分類）のクラス情報としての再量子化コード Q_i が得られる（(1)式参照）。

【0175】また、位相シフト回路152Bで得られるSD信号 $SD_1 \sim SD_{32}$ より、第3のタップ選択回路155で、HD信号に係る注目画素の周辺に位置する動きクラスタップのデータ（SD画素データ）が選択的に取り出される。この場合、第3のタップ選択回路155では、タップ選択制御回路156より供給されるタップ位置情報に基づいて、タップの選択が行われる。

【0176】この第3のタップ選択回路155で選択的に取り出される動きクラスタップのデータ（SD画素デ

ータ)は動きクラス検出回路158に供給される。この動きクラス検出回路158では、動きクラスタップのデータとしての各SD画素データより動きクラス(主に動きの程度を表すためのクラス分類)のクラス情報MVが得られる。

【0177】この動き情報MVと上述した再量子化コードQ_iはクラス合成回路159に供給される。このクラス合成回路159では、これら動き情報MVと再量子化コードQ_iとから、HD信号に係る注目画素が属するクラスを示すクラスコードCLが得られる((3)式参照)。

【0178】また、位相シフト回路152Bで得られるSD信号SD₁~SD₃₂より、第1のタップ選択回路153で、HD信号に係る注目画素の周辺に位置する予測タップのデータ(SD画素データ)が選択的に取り出される。この場合、第1のタップ選択回路153では、タップ選択制御回路156より供給されるタップ位置情報に基づいて、タップの選択が行われる。

【0179】そして、入力端子151に供給されるHD信号より得られる注目画素データとしての各HD画素データyと、この各HD画素データyにそれぞれ対応して第1のタップ選択回路153で選択的に取り出される予測タップのデータ(SD画素データ)x_iと、各HD画素データyにそれぞれ対応してクラス合成回路159より出力されるクラスコードCLとから、正規方程式生成部171では、SD信号生成回路152で生成される各SD信号のそれぞれ対応して、クラス毎に、係数データ

$$\begin{aligned} W_1 &= w_{10} + w_{11}v + w_{12}h + w_{13}v^2 + w_{14}h^2 + w_{15}v^3 + w_{16}h^3 \\ W_2 &= w_{20} + w_{21}v + w_{22}h + w_{23}v^2 + w_{24}h^2 + w_{25}v^3 + w_{26}h^3 \\ &\vdots \\ W_i &= w_{i0} + w_{i1}v + w_{i2}h + w_{i3}v^2 + w_{i4}h^2 + w_{i5}v^3 + w_{i6}h^3 \\ &\vdots \\ W_n &= w_{n0} + w_{n1}v + w_{n2}h + w_{n3}v^2 + w_{n4}h^2 + w_{n5}v^3 + w_{n6}h^3 \\ &\dots \end{aligned} \quad (26)$$

$$\begin{aligned} W_1 &= w_{10} + w_{11}v + w_{12}h + w_{13}v^2 + w_{14}v h + w_{15}h^2 \\ W_2 &= w_{20} + w_{21}v + w_{22}h + w_{23}v^2 + w_{24}v h + w_{25}h^2 \\ &\vdots \\ W_i &= w_{i0} + w_{i1}v + w_{i2}h + w_{i3}v^2 + w_{i4}v h + w_{i5}h^2 \\ &\vdots \\ W_n &= w_{n0} + w_{n1}v + w_{n2}h + w_{n3}v^2 + w_{n4}v h + w_{n5}h^2 \\ &\dots \end{aligned} \quad (27)$$

【0185】なお、図1の画像信号処理部110における処理を、例えば図10に示すような画像信号処理装置

W_i(*i*=1~*n*)を得るための正規方程式((20)式参照)が生成される。

【0180】そして、係数データ決定部172でその正規方程式が解かれ、各SD信号にそれぞれ対応した各クラスの係数データW_iが求められる。正規方程式生成部173では、この各SD信号にそれぞれ対応した各クラスの係数データW_iと、垂直方向および水平方向への位相シフト値のパラメータH、Vとから、クラス毎に、係数種データw₁₀~w_{n9}を得るための正規方程式((25)式参照)が生成される。

【0181】そして、係数種データ決定部174でその正規方程式が解かれ、各クラスの係数種データw₁₀~w_{n9}が求められ、その係数種データw₁₀~w_{n9}はクラス別にアドレス分割された係数種メモリ162に記憶される。

【0182】このように、図9に示す係数種データ生成装置150'においても、図1の画像信号処理部110の情報メモリバンク135に記憶される各クラスの係数種データw₁₀~w_{n9}を生成することができる。

【0183】なお、図1の画像信号処理部110では、係数データW_i(*i*=1~*n*)を生成するために(5)式の生成式を使用した。例えば、(26)式、(27)式などを使用してもよく、さらに次数の異なった多項式や、他の関数で表現される式でも実現可能である。

【0184】

【数19】

300によって、ソフトウェアで実現することも可能である。

【0186】まず、図10に示す画像信号処理装置300について説明する。この画像信号処理装置300は、装置全体の動作を制御するCPU301と、このCPU301の動作プログラムや係数種データ等が格納されたROM (read only memory) 302と、CPU301の作業領域を構成するRAM (random access memory) 303とを有している。これらCPU301、ROM302およびRAM303は、それぞれバス304に接続されている。

【0187】また、画像信号処理装置300は、外部記憶装置としてのハードディスクドライブ (HDD) 305と、フロッピー (登録商標) ディスク306をドライブするフロッピーディスクドライブ (FDD) 307とを有している。これらドライブ305、307は、それぞれバス304に接続されている。

【0188】また、画像信号処理装置300は、インターネット等の通信網400に有線または無線で接続する通信部308を有している。この通信部308は、インタフェース309を介してバス304に接続されている。

【0189】また、画像信号処理装置300は、ユーザインタフェース部を備えている。このユーザインタフェース部は、リモコン送信機200からのリモコン信号RMを受信するリモコン信号受信回路310と、LCD (liquid crystal display) 等からなるディスプレイ311とを有している。受信回路310はインタフェース312を介してバス304に接続され、同様にディスプレイ311はインタフェース313を介してバス304に接続されている。

【0190】また、画像信号処理装置300は、入力画像信号Vinとしての525i信号を入力するための入力端子314と、出力画像信号Voutを出力するための出力端子315とを有している。入力端子314はインタフェース316を介してバス304に接続され、同様に出力端子315はインタフェース317を介してバス304に接続される。

【0191】ここで、上述したようにROM302に処理プログラムや係数種データ等を予め格納しておく代わりに、例えばインターネットなどの通信網400より通信部308を介してダウンロードし、ハードディスクやRAM303に蓄積して使用することもできる。また、これら処理プログラムや係数種データ等をフロッピーディスク306で提供するようにしてもよい。

【0192】また、入力画像信号Vinとしての525i信号を入力端子314より入力する代わりに、予めハードディスクに記録しておき、あるいはインターネットなどの通信網400より通信部308を介してダウンロードしてもよい。また、出力画像信号Voutを出力端子315に出力する代わりに、あるいはそれと並行してディスプレイ311に供給して画像表示をしたり、さらにはハ

ードディスクに格納したり、通信部308を介してインターネットなどの通信網400に送出するようにしてもよい。

【0193】図11のフローチャートを参照して、図10に示す画像信号処理装置300における、入力画像信号Vinより出力画像信号Voutを得るため処理手順を説明する。

【0194】まず、ステップST1で、処理を開始し、ステップST2で、入力画像信号Vinをフレーム単位またはフィールド単位で入力する。この入力画像信号Vinが入力端子314より入力される場合には、この入力画像信号Vinを構成する画素データをRAM303に一時的に格納する。また、この入力画像信号Vinがハードディスクに記録されている場合には、ハードディスクドライブ307でこの入力画像信号Vinを読み出し、この入力画像信号Vinを構成する画素データをRAM303に一時的に格納する。そして、ステップST3で、入力画像信号Vinの全フレームまたは全フィールドの処理が終わっているか否かを判定する。処理が終わっているときは、ステップST4で、処理を終了する。一方、処理が終わっていないときは、ステップST5に進む。

【0195】このステップST5では、ユーザがリモコン送信機200を操作して選択した変換方法 (表示画像の倍率も含む) に対応する n/m の値を用いて、出力画像信号Voutを構成する単位画素ブロック内の各画素の位相情報 h, v を発生する。そして、ステップST6で、単位画素ブロック内の各画素の位相情報 h, v および各クラスの係数種データを使用して、生成式 (例えば (5) 式) によって、単位画素ブロック内の各画素にそれぞれ対応して、各クラスの推定式 ((4) 式参照) の係数データ W_i を生成する。

【0196】次に、ステップST7で、ステップST2で入力された入力画像信号Vinの画素データより、生成すべき出力画像信号Voutを構成する単位画素ブロック内の画素データに対応して、クラスタップおよび予測タップの画素データを取得する。そして、ステップST8で、入力された入力画像信号Vinの画素データ的全領域において出力画像信号Voutの画素データを得る処理が終了したか否かを判定する。終了しているときは、ステップST2に戻り、次のフレームまたはフィールドの入力画像信号Vinの入力処理に移る。一方、処理が終了していないときは、ステップST9に進む。

【0197】このステップST9では、ステップST7で取得されたクラスタップの画素データからクラスコードCLを生成する。そして、ステップST10で、そのクラスコードCLに対応した係数データと予測タップのSD画素データを使用して、推定式により、出力画像信号Voutを構成する単位画素ブロック内の各画素のデータを生成し、その後にステップST7に戻って、上述したと同様の処理を繰り返す。

【0198】このように、図11に示すフローチャートに沿って処理をすることで、入力された入力画像信号V_{in}の画素データを処理して、出力画像信号V_{out}の画素データを得ることができる。上述したように、このように処理して得られた出力画像信号V_{out}は出力端子315に出力されたり、ディスプレイ311に供給されてそれによる画像が表示されたり、さらにはハードディスクドライブ305に供給されてハードディスクに記録されたりする。

【0199】また、処理装置の図示は省略するが、図7の係数種データ生成装置150における処理を、ソフトウェアで実現することも可能である。

【0200】図12のフローチャートを参照して、係数種データを生成するための処理手順を説明する。まず、ステップST21で、処理を開始し、ステップST22で、学習に使われる、SD信号の位相シフト値（例えば、パラメータH、Vで特定される）を選択する。そして、ステップST23で、全ての位相シフト値に対して学習が終わったか否かを判定する。全ての位相シフト値に対して学習が終わっていないときは、ステップST24に進む。

【0201】このステップST24では、既知のHD画素データをフレーム単位またはフィールド単位で入力する。そして、ステップST25で、全てのHD画素データについて処理が終了したか否かを判定する。終了したときは、ステップST22に戻って、次の位相シフト値を選択して、上述したと同様の処理を繰り返す。一方、終了していないときは、ステップST26に進む。

【0202】このステップST26では、ステップST24で入力されたHD画素データより、ステップST22で選択された位相シフト値だけ位相シフトされたSD画素データを生成する。そして、ステップST27で、ステップST26で生成されたSD画素データより、ステップST24で入力された各HD画素データに対応して、クラスタップおよび予測タップの画素データを取得する。そして、ステップST28で、生成されたSD画素データの全領域において学習処理を終了しているか否かを判定する。学習処理を終了しているときは、ステップST24に戻って、次のHD画素データの入力を行って、上述したと同様の処理を繰り返し、一方、学習処理を終了していないときは、ステップST29に進む。

【0203】このステップST29では、ステップST27で取得されたクラスタップのSD画素データからクラスコードCLを生成する。そして、ステップST30で、正規方程式（13）式参照）を生成する。その後に、ステップST27に戻る。

【0204】また、ステップST23で、全ての位相シフト値に対して学習が終わったときは、ステップST31に進む。このステップST31では、正規方程式を掃き出し法等で解くことによって各クラスの係数種データ

を算出し、ステップST32で、その係数種データをメモリに保存し、その後にステップST33で、処理を終了する。

【0205】このように、図12に示すフローチャートに沿って処理をすることで、図7に示す係数種データ生成装置150と同様の手法によって、各クラスの係数種データを得ることができる。

【0206】また、処理装置の図示は省略するが、図9の係数種データ生成装置150'における処理も、ソフトウェアで実現可能である。

【0207】図13のフローチャートを参照して、係数種データを生成するための処理手順を説明する。まず、ステップST41で、処理を開始し、ステップST42で、学習に使われる、SD信号の位相シフト値（例えば、パラメータH、Vで特定される）を選択する。そして、ステップST43で、全ての位相シフト値に対する係数データの算出処理が終了したか否かを判定する。終了していないときは、ステップST44に進む。

【0208】このステップST44では、既知のHD画素データをフレーム単位またはフィールド単位で入力する。そして、ステップST45で、全てのHD画素データについて処理が終了したか否かを判定する。終了していないときは、ステップST46で、ステップST44で入力されたHD画素データより、ステップST42で選択された位相シフト値だけ位相シフトされたSD画素データを生成する。

【0209】そして、ステップST47で、ステップST46で生成されたSD画素データより、ステップST44で入力された各HD画素データに対応して、クラスタップおよび予測タップの画素データを取得する。そして、ステップST48で、生成されたSD画素データの全領域において学習処理を終了しているか否かを判定する。学習処理を終了しているときは、ステップST44に戻って、次のHD画素データの入力を行って、上述したと同様の処理を繰り返し、一方、学習処理を終了していないときは、ステップST49に進む。

【0210】このステップST49では、ステップST47で取得されたクラスタップのSD画素データからクラスコードCLを生成する。そして、ステップST50で、係数データを得るための正規方程式（20）式参照）を生成する。その後に、ステップST47に戻る。

【0211】上述したステップST45で、全てのHD画素データについて処理が終了したときは、ステップST51で、ステップST50で生成された正規方程式を掃き出し法などで解いて、各クラスの係数データを算出する。その後に、ステップST42に戻って、次の位相シフト値を選択して、上述したと同様の処理を繰り返し、次の位相シフト値に対応した、各クラスの係数データを求める。

【0212】また、上述のステップST43で、全ての

位相シフト値に対する係数データの算出処理が終了したときは、ステップST52に進む。このステップST52では、全ての位相シフト値に対する係数データから、係数種データを求めるための正規方程式（（25）式参照）を生成する。

【0213】そして、ステップST53で、ステップST52で生成された正規方程式を掃き出し法等で解くことによって各クラスの係数種データを算出し、ステップST54で、その係数種データをメモリに保存し、その後ステップST55で、処理を終了する。

【0214】このように、図13に示すフローチャートに沿って処理をすることで、図9に示す係数種データ生成装置150'と同様の手法によって、各クラスの係数種データを求めることができる。

【0215】なお、上述実施の形態においては、HD信号を生成する際の推定式として線形一次方程式を使用したものを挙げたが、これに限定されるものではなく、例えば推定式として高次方程式を使用するものであってもよい。

【0216】また、上述実施の形態においては、クラスコードCLを検出し、推定予測演算ではこのクラスコードに応じた係数データWiを使用するものを示したが、クラスコードCLの検出部分を省略したものも考えられる。その場合には、情報メモリバンク135に格納される係数種データは1種類のみとなる。

【0217】また、上述実施の形態においては、画像信号処理部110より出力される出力画像信号Voutをディスプレイ部111に供給して、その出力画像信号Voutによる画像を表示するものを示したが、この出力画像信号Voutをビデオテープレコーダなどの記録装置に供給して記録するようにしてもよい。その場合、後処理回路129の部分で、記録に最適なデータ構造となるように処理してもよい。

【0218】また、上述実施の形態においては、入力画像信号Vinとしての525i信号を、出力画像信号Voutとしての1080i信号、XGA信号、あるいは倍率の異なる表示画像を得るための525i信号に変換する例を示したが、この発明はそれに限定されるものでなく、推定式を使用して第1の画像信号を第2の画像信号に変換するその他の場合にも同様に適用できることは勿論である。

【0219】また、上述実施の形態においては、情報信号が画像信号である場合を示したが、この発明はこれに限定されない。例えば、情報信号が音声信号である場合にも、この発明を同様に適用することができる。

【0220】

【発明の効果】この発明によれば、第1の情報信号を第2の情報信号に変換する際に、フォーマットまたはサイズの変換情報より第2の情報信号に係る注目点の位相情報を得、この位相情報に基づいて係数種データより推定

式の係数種データを生成し、この係数種データを使用して第2の情報信号に係る注目点の情報データを求めるものであり、種々のフォーマットまたはサイズへの変換を行う場合に大量の係数種データを格納しておくメモリを不要とでき、安価に構成できる。

【0221】また、この発明によれば、係数種データを用いて生成された推定式の係数データの総和を求め、推定式を用いて生成された注目点の情報データをその総和で除算して正規化するものであり、係数種データを用いて生成式で推定式の係数データを求める際の丸め誤差による注目点の情報データのレベル変動を除去できる。

【図面の簡単な説明】

【図1】実施の形態としてのテレビ受信機の構成を示すブロック図である。

【図2】係数種データの生成方法の一例の概念を示す図である。

【図3】525i信号（SD信号）と1050i信号（HD信号）の画素位置関係を示す図である。

【図4】垂直方向への8段階の位相シフトを説明するための図である。

【図5】水平方向への4段階の位相シフトを説明するための図である。

【図6】SD信号（525i信号）とHD信号（1050i信号）との位相関係を示す図である。

【図7】係数種データ生成装置の構成例を示すブロック図である。

【図8】係数種データの生成方法の他の例の概念を示す図である。

【図9】係数種データ生成装置の他の構成例を示すブロック図である。

【図10】ソフトウェアで実現するための画像信号処理装置の構成例を示すブロック図である。

【図11】画像信号の処理手順を示すフローチャートである。

【図12】係数種データ生成処理（その1）を示すフローチャートである。

【図13】係数種データ生成処理（その2）を示すフローチャートである。

【図14】525i信号と1080i信号の画素位置関係を示す図である。

【図15】525i信号と1080i信号の画素の垂直方向の位相関係を示す図である。

【図16】525i信号と1080i信号の画素の水平方向の位相関係を示す図である。

【図17】525i信号とXGA信号の画素位置関係を示す図である。

【図18】525i信号とXGA信号の画素の垂直方向の位相関係を示す図である。

【図19】525i信号とXGA信号の画素の水平方向の位相関係を示す図である。

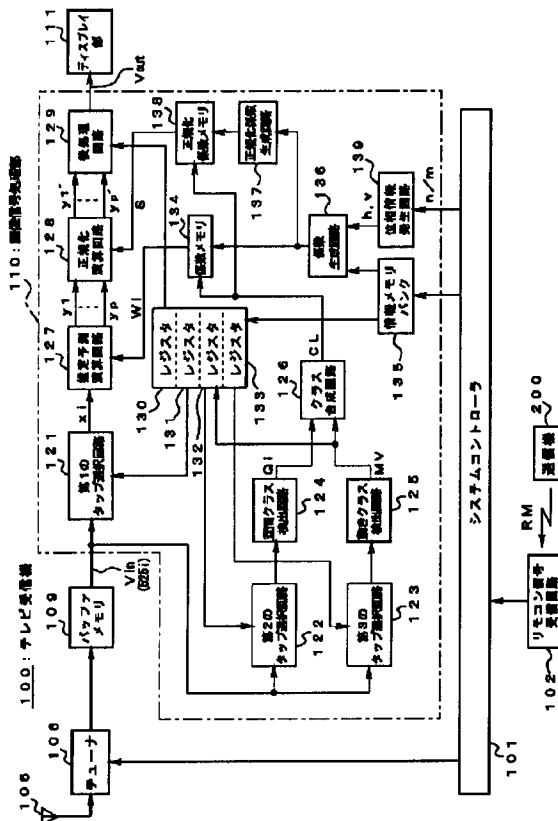
【符号の説明】

100・・・テレビ受信機、101・・・システムコントローラ、102・・・リモコン信号受信回路、105・・・受信アンテナ、106・・・チューナ、109・・・バッファメモリ、110・・・画像信号処理部、111・・・ディスプレイ部、121・・・第1のタップ選択回路、122・・・第2のタップ選択回路、123・・・第3のタップ選択回路、124・・・空間クラス検出回路、125・・・動きクラス検出回路、126・・・クラス合成回路、127・・・推定予測演算回路、128・・・正規化演算回路、129・・・後処理回路、130～133・・・レジスタ、134・・・係数メモリ、135・・・情報メモリバンク、136・・・係数生成回路、137・・・正規化係数生成回路、138・・・正規化係数メモリ、139・・・位相情報発生回路、150、150'・・・係数種データ生成装置、151・・・入力端子、152A・・・SD信号生成回

路、152B・・・位相シフト回路、153・・・第1のタップ選択回路、154・・・第2のタップ選択回路、155・・・第3のタップ選択回路、156・・・タップ選択制御回路、157・・・空間クラス検出回路、158・・・動きクラス検出回路、159・・・クラス合成回路、160、171、173・・・正規方程式生成部、161、174・・・係数種データ決定部、162・・・係数種メモリ、172・・・係数データ決定部、200・・・リモコン送信機、300・・・画像信号処理装置、301・・・CPU、302・・・ROM、303・・・RAM、304・・・バス、305・・・ハードディスクドライブ、307・・・フロッピーディスクドライブ、308・・・通信部、309、312、313、316、317・・・インタフェース、310・・・リモコン信号受信回路、311・・・ディスプレイ、314・・・入力端子、315・・・出力端子、400・・・通信網

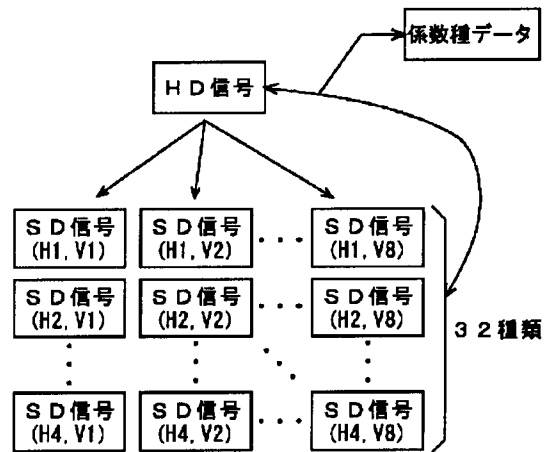
【図1】

テレビ受信機



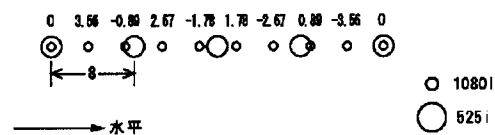
【図2】

係数種データの生成方法の一例



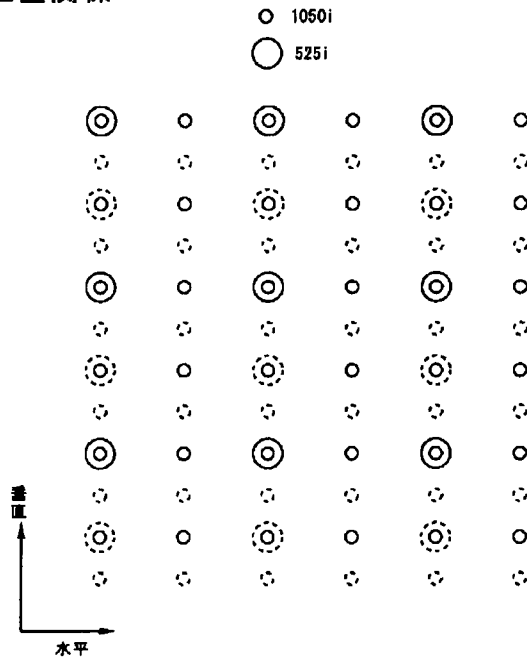
【図16】

525i信号と1080i信号の画素の水平方向の位相関係



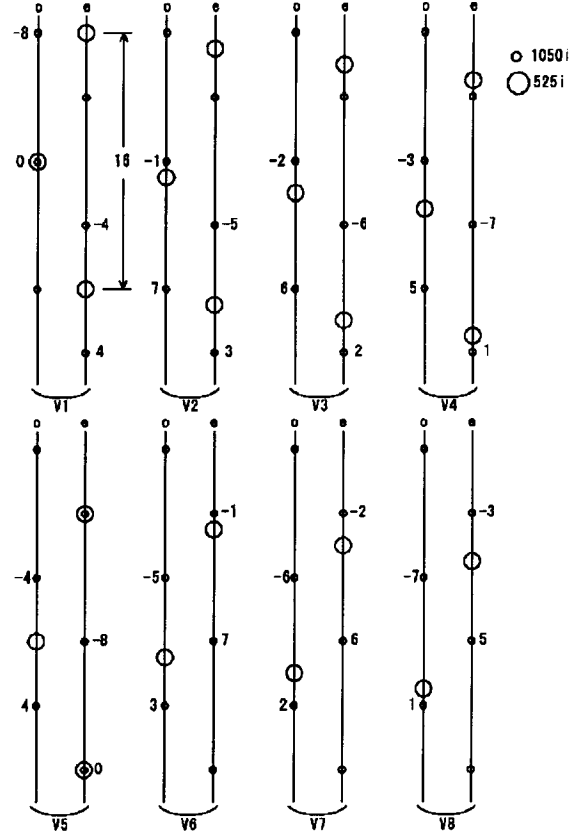
【図3】

525i 信号と1050i 信号の画素位置関係



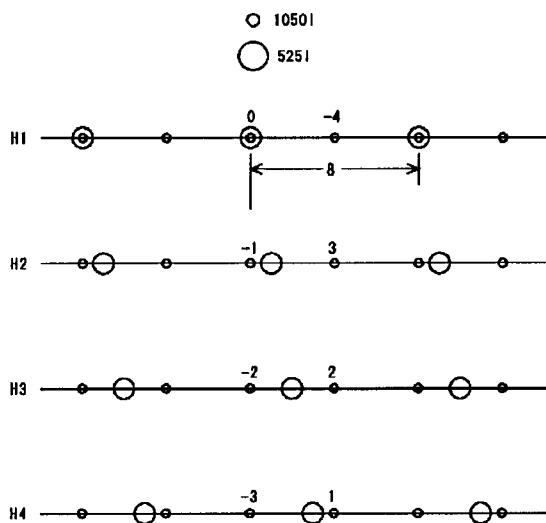
【図4】

垂直方向への8段階の位相シフト



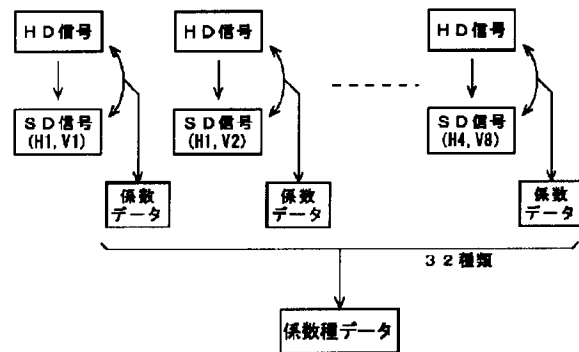
【図5】

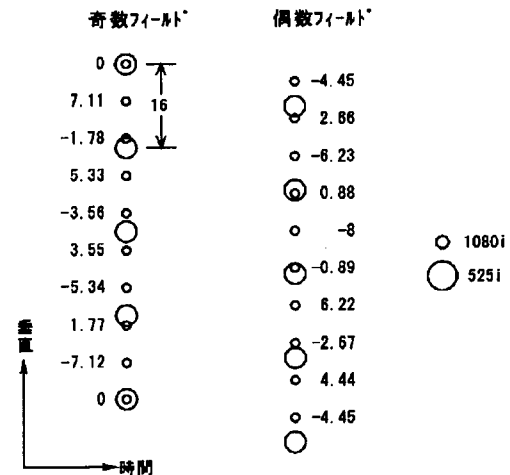
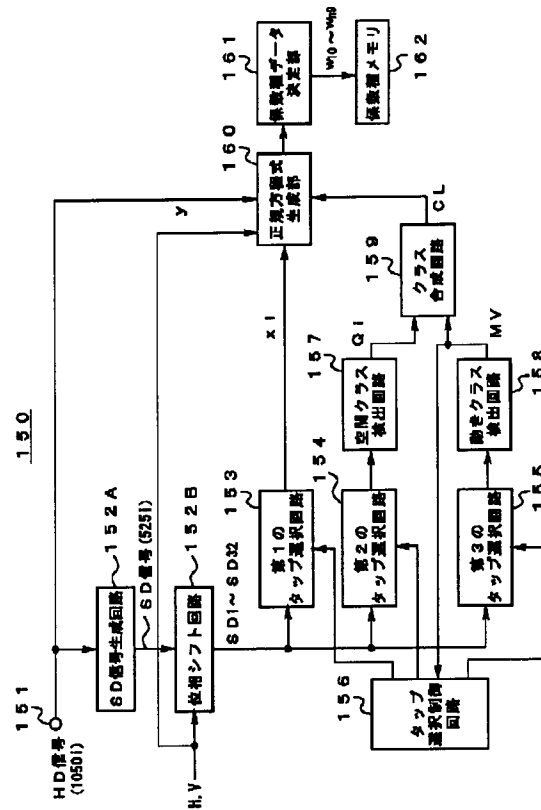
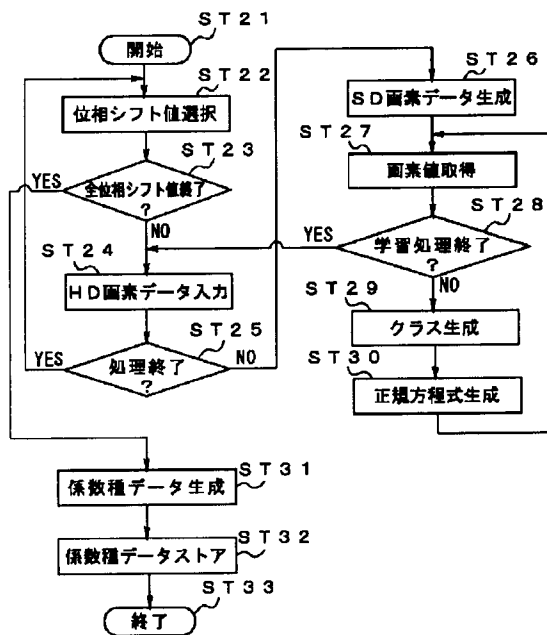
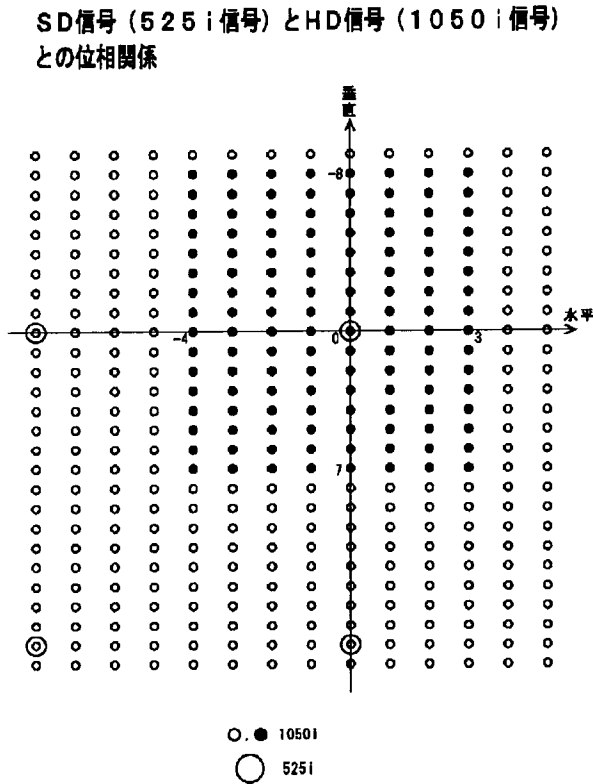
水平方向への4段階の位相シフト



【図8】

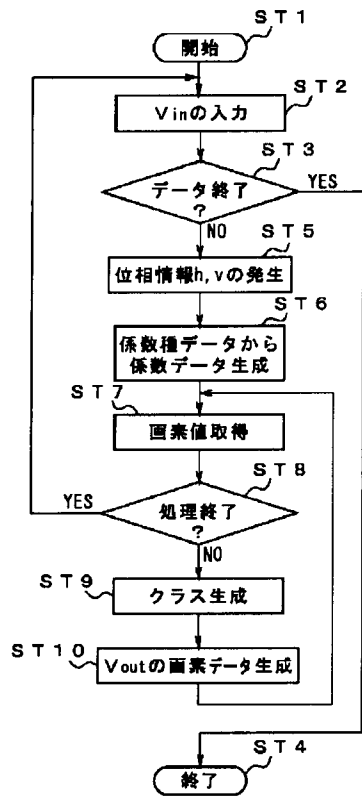
係数種データの生成方法の他の例





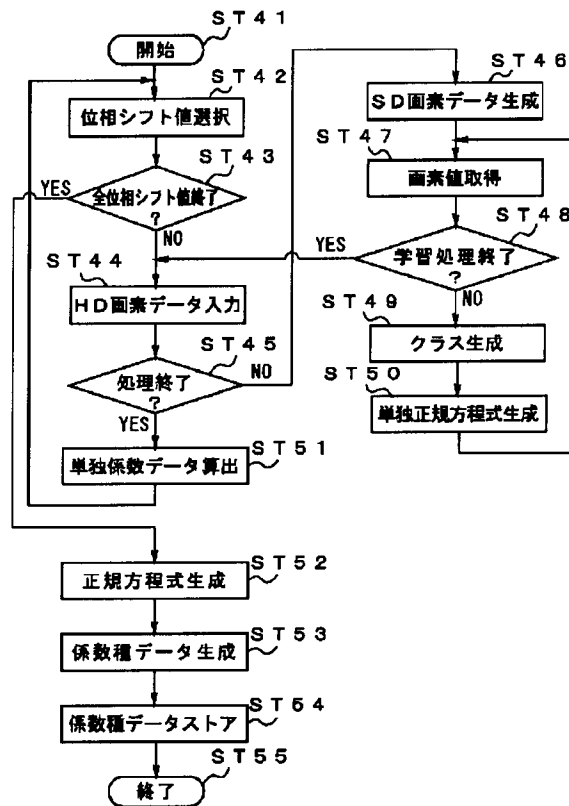
【図11】

画像信号処理



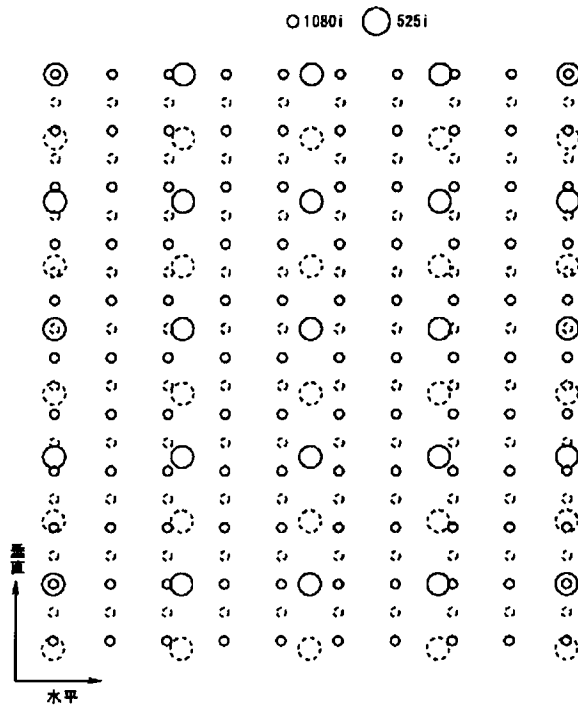
【図13】

係数種データ生成処理 (その2)



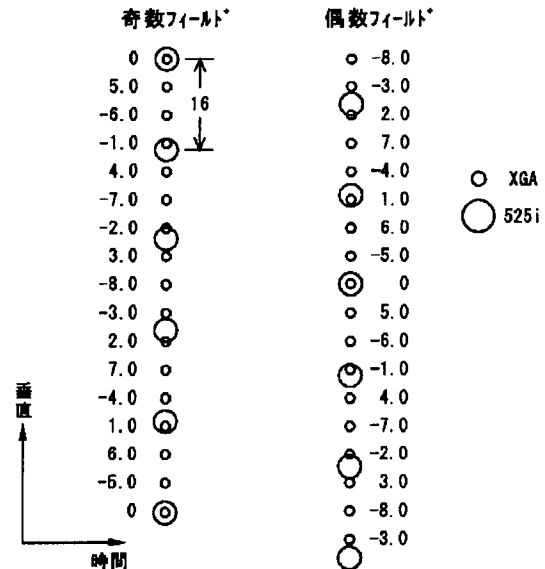
【図14】

525i 信号と1080i 信号の画素
位置関係



【図18】

525i 信号とXGA 信号の画素の
垂直方向の位相関係



フロントページの続き

(72)発明者 守村 卓夫
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内
(72)発明者 朝倉 伸幸
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内
(72)発明者 新妻 渉
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72)発明者 平泉 啓
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内
(72)発明者 綾田 隆秀
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内
Fターム(参考) 5C063 BA06 CA07 CA11
5C082 AA02 BA12 BB03 BC06 BC07
CA84 CB03 DA87 MM02